

# Estudo e Aplicação de MBPTA para Obtenção de pWCET em Sistemas de Tempo Real com Processadores Manycore que Utilizam *Networks-on-Chip*

Bruno Dourado Miranda<sup>1</sup>, Márcio Bastos Castro<sup>1</sup>, Rômulo Silva de Oliveira<sup>1</sup>

<sup>1</sup>Universidade Federal de Santa Catarina (UFSC)  
Florianópolis/SC

b.miranda@posgrad.ufsc.br, {marcio.castro, romulo.deoliveira}@ufsc.br

**Resumo.** Neste trabalho é apresentada uma proposta de estudo e aplicação de um método estatístico denominado *Measurement-Based Probabilistic Timing Analysis* para veículos autônomos que utilizam *Networks-on-Chip* como meio de comunicação em processadores *lightweight manycores* embarcados.

## 1. Introdução e Problemática

Sistemas de tempo real são compostos por tarefas, que são trechos de código com requisitos temporais. Tais sistemas na literatura são classificados conforme a criticalidade da perda de um *deadline*, que é o tempo máximo para a conclusão de uma tarefa. O **Worst-Case Execution Time (WCET)** é o tempo que a tarefa leva para executar no pior cenário possível quando considerada isoladamente. Tarefas podem ter tempos de computação diferentes, os quais dependem de aspectos lógicos de execução e também da arquitetura alvo. Em cenários de aplicações de tempo real, a preocupação na análise é o pior cenário possível e não o melhor. Para tanto, existem métodos de aproximação ao WCET na literatura baseados em **análises estáticas** (em que uma tarefa é temporalmente analisada sem a sua execução na arquitetura) e baseados em **medição** (em que uma tarefa é temporalmente analisada com base em sucessivas medições para aproximação do WCET da tarefa). Recentemente, o método de **Measurement-Based Probabilistic Timing Analysis (MBPTA)** [Cucu-Grosjean et al. 2012] está sendo utilizado na literatura para uso em análises de WCET de tarefas, baseado na *Extreme Value Theory (EVT)*. Enquanto em análises estáticas é alcançado um valor fixo para o pior tempo de computação de uma tarefa, o método MBPTA fornece uma estimativa de *Probabilistic Worst-Case Execution Time (pWCET)*, excedida com uma probabilidade extremamente baixa.

Nos últimos anos, processadores *multi-core* evoluíram para arquiteturas denominadas *lightweight manycores*, as quais integram centenas de núcleos de baixa potência em um único *chip*. Esses núcleos são agrupados em *clusters* e a comunicação entre *clusters* se dá através de **Networks-on-Chip (NoCs)** [Benini and De Micheli 2002], o que adiciona uma maior complexidade e variabilidade de tempos de comunicação entre tarefas nesses sistemas. NoCs são classificadas conforme sua topologia (as mais comuns na literatura sendo *meshes*, *trees* e *stars*), seus algoritmos de roteamento de mensagens e os enlaces de comunicação. Roteamentos em NoCs dividem as mensagens em *flits*, roteando-os de forma estática (através de um canal pré-estabelecido após um *handshake* entre os *clusters* ou núcleos) ou de forma dinâmica (com auxílio de mecanismos de prevenção de *deadlocks* e *livelocks*). Quanto a enlaces de comunicação, além das abordagem tradicional de comunicação com fio, redes construídas com comunicação *wireless* e enlace óptico são adotadas em trabalhos acadêmicos.

## 2. Objetivos e Contribuições Esperadas

Um dos objetivos da literatura de sistemas de tempo real é tornar um sistema altamente complexo, o qual usa estruturas de aceleração probabilistas e que possui muitos núcleos de processamento e com trocas de mensagens através de rede, em um sistema determinista do ponto de vista temporal. Todos os anos, trabalhos são publicados no nível arquitetural, analítico e de propostas de escalonamento para aproximação deste objetivo. O MBPTA é um método estatístico baseado em medições que abstrai as complexidades de *hardware* da tarefa analisada, em busca de um pWCET com alta confiabilidade. Sistemas modernos embarcados, como veículos autônomos, exigem um alto desempenho computacional devido à tendência de utilizarem algoritmos de Inteligência Artificial. Pesquisadores, buscam em veículos autônomos além de alto desempenho computacional uma confiança temporal consistente [Alcon et al. 2020].

A hipótese desta pesquisa é a de que é possível utilizar o modelo estatístico de MBPTA em *lightweight manycores* compostos por *clusters* de núcleos de processamento que se comuniquem via *NoCs* de uma forma mais genérica e abrangente. Portanto, o objetivo principal da pesquisa é estudar e propor formas de utilizar a técnica de MBPTA para estimar pWCET de tarefas de tempo real quando executadas em processadores *lightweight manycore* baseados em *NoCs* para interconexão entre *clusters*. Este estudo será realizado inicialmente no contexto de veículos autônomos devido ao interesse da indústria na adoção deste tipo de arquitetura, mas poderá ser estendido para outras aplicações na área de sistemas de tempo real. Sendo assim, um estudo de viabilidade de construção de *NoCs* que operam em sistemas computacionais voltados a veículos autônomos tal qual uma análise temporal mais acurada devem levar em consideração as características de funcionamento como largura de banda e algoritmos de roteamento, entre outros.

Ao final desta pesquisa, espera-se desenvolver uma ou mais topologias de *NoC* que utilizam *clusters*, adequados ao contexto de análise probabilística MBPTA de tempos de troca de mensagem entre RTOS executando em arquiteturas paralelas. Para tanto, será utilizado o FreeRTOS, um sistema *open-source* como sistema-alvo. Pode-se contribuir durante o doutorado com a comunidade que mantém o RTOS com novas estruturas, algoritmos de escalonamento e comunicação entre tarefas. Adicionalmente, ao nível científico, poderão ser desenvolvidos algoritmos ou técnicas que possam contribuir para uma maior confiabilidade do modelo de análise MBPTA em cenários de veículos autônomos e outras aplicações.

## Referências

- Alcon, M., Tabani, H., Kosmidis, L., Mezzetti, E., Abella, J., and Cazorla, F. J. (2020). Timing of autonomous driving software: Problem analysis and prospects for future solutions. In *2020 IEEE Real-Time and Embedded Technology and Applications Symposium (RTAS)*, pages 267–280.
- Benini, L. and De Micheli, G. (2002). Networks on chip: a new paradigm for systems on chip design. In *Proceedings 2002 Design, Automation and Test in Europe Conference and Exhibition*, pages 418–419.
- Cucu-Grosjean, L., Santinelli, L., Houston, M., Lo, C., Vardanega, T., Kosmidis, L., Abella, J., Mezzetti, E., Quiñones, E., and Cazorla, F. J. (2012). Measurement-based probabilistic timing analysis for multi-path programs. In *2012 24th Euromicro Conference on Real-Time Systems*, pages 91–101.