

EnergyLB: combinando balanceamento de carga dinâmico com técnicas DVFS para reduzir o consumo de energia*

Cristiano A. Künas², Philippe O. A. Navaux²,
Matthias Diener³, Edson L. Padoin¹,

¹Universidade Reg. do Noroeste do Estado do Rio G. do Sul (UNIJUI) - Brasil

²Universidade Federal do Rio Grande do Sul (UFRGS) - Brasil

³University of Illinois Urbana-Champaign – USA

{cakunas, navaux}@inf.ufrgs.br, padoin@unijui.edu.br

mdiener@illinois.edu

Resumo. *A Demanda de Potência e o Consumo de Energia de grandes sistemas são preocupações na área de Computação de Alto Desempenho. Almejando atender a esse desafio nós desenvolvemos um平衡ador de carga chamado EnergyLB que considera a carga computacional e a frequência dos núcleos na tomada de decisões quando aplicações iterativas são executadas. Nossa estratégia combina balanceamento de carga dinâmico com DVFS para reduzir a frequência de clock de núcleos subcarregados após a migração das tarefas.*

1. Introdução

Sistemas HPC tem sido utilizados para a realização de simulação de aplicações científicas melhorando significativamente a qualidade das soluções. Almejando aumentar a precisão dos resultados, uma quantidade maior de dados e variáveis são empregadas, exigindo cada vez mais poder de processamento destes sistemas. Nesse contexto, para atender a essa demanda, novos sistemas estão sendo construídos com escala *Exaflop* demandando elevadas potências para funcionar, gerando um novo desafio no projeto de construção de sistemas energeticamente eficientes.

Nesse cenário, estratégias de balanceamento de carga tem sido empregadas almejando melhorar a utilização dos recursos paralelos disponíveis por meio de uma melhor distribuição das cargas entre os processadores. A grande maioria das estratégias buscam reduzir o tempo total de execução e consequentemente economizar energia. No entanto, poucas estratégias consideram a demanda de potência para a tomada de decisões.

2. EnergyLB

Durante a execução de aplicações iterativas, percebe-se a existência de um desbalanceamento de carga residual após a aplicação de estratégias de balanceamento que migram tarefas entre os elementos processadores. Nossa proposta objetiva obter uma redução no consumo de energia por meio da exploração desse desbalanceamento residual empregando DVFS para ajustar a

*Trabalho desenvolvido com recursos do edital MCTIC/CNPq - Universal 28/2018 sob número 436339/2018-8, CAPES-Brazil sob número 3471-13-6, CNPq/MCTI/ FNDCT - Universal 18/2021 under grants 406182/2021-3. Este estudo também recebeu financiamento da Coordenação de Aperfeiçoamento de Pessoal de Nível Superior – Brasil (CAPES) – Finance Code 001.

frequência dos cores de acordo com o desbalanceamento de carga. Nesse contexto, foi construído uma estratégia de balanceamento de carga chamada EnergyLB utilizando o CHARM++ que busca minimizar o consumo total de energia quando aplicado sobre aplicações iterativas com cargas desbalanceadas. Combinando balanceamento de carga e DVFS ela busca reduzir a demanda de potência durante a execução das aplicações, economizando energia quando aplicada em conjunto com outros algoritmos que migram tarefas.

Visando mitigar o desbalanceamento e aumentar a eficiência energética por meio da redução do tempo de execução ou da demanda instantânea de potência foi proposto o *Energy-Aware Load Balancer*. Esta estratégia implementa duas versões, uma primeira denominada de *Fine-Grained EnergyLB* para sistemas com poucos elementos processadores e uma segunda denominada de *Coarse-Grained EnergyLB* para sistemas com muitos elementos processadores. Estas abordagens são adequadas apenas para sistemas com processadores homogêneos [Padoin et al. 2014]. Considerando que os atuais sistemas paralelos são construídos usando diferentes arquiteturas, uma nova variante denominada HENERGYLB foi desenvolvida. Ela é adequada para sistemas compostos por processadores heterogêneos que permitem DVFS por processador [Padoin et al. 2017, Padoin et al. 2019, Kunas et al. 2022].

3. Considerações e trabalhos futuros

Neste artigo, apresentamos algumas considerações das pesquisas desenvolvidas almejando melhorar a eficiência energética dos sistemas de alto desempenho. Foi proposto uma estratégia de balanceamento de carga computacional que reduz a demanda de potência quando aplicações paralelas e iterativas são executadas. Resultados experimentais usando benchmarks e aplicações científicas reais em diferentes sistemas apresentaram baixo overhead, reduções de demanda média de potência e economia de energia de acordo com o nível de desbalanceamento presente na aplicação. Como trabalhos futuros, está sendo implementada uma nova abordagem que realiza migrações de tarefas ou ajuste frequência de clock em cada etapa de balanceamento de carga tomando como base o custo das migrações de tarefas e o custo de aplicação do DFVS.

Referências

- Kunas, C. A., Padoin, E. L., Serpa, M., Diener, M., and Navaux, P. O. A. (2022). Managing the residual load imbalance and clock frequency to save energy on iterative applications. In *Latin American High Performance Computing Conference (CARLA)*, pages 1–8, Porto Alegre, Brazil. Springer.
- Padoin, E., Castro, M., Pilla, L., Navaux, P., and Mehaut, J.-F. (2014). Saving energy by exploiting residual imbalances on iterative applications. In *High Performance Computing (HiPC), 2014 21st International Conference on*, pages 1–10.
- Padoin, E. L., Diener, M., Navaux, P. O., and Méhaut, J.-F. (2019). Managing power demand and load imbalance to save energy on systems with heterogeneous CPU speeds. In *2019 31st International Symposium on Computer Architecture and High Performance Computing (SBAC-PAD)*, pages 72–79, Campo Grande. IEEE.
- Padoin, E. L., Martínez, V., Navaux, P. O., and Méhaut, J.-F. (2017). Using power demand and residual load imbalance in the load balancing to save energy of parallel systems. *Procedia Computer Science*, 108:695 – 704. International Conference on Computational Science, ICCS 2017, 12-14 June 2017, Zurich, Switzerland.