

# Avaliação preliminar dos tempos de requisições de memória sobre o conjunto de *benchmarks* MediaBench

Giovane de Oliveira Torres<sup>1\*</sup>, Rodrigo Costa de Moura<sup>1</sup>,  
Laércio Lima Pilla<sup>2</sup>, Maurício Lima Pilla<sup>1</sup>

<sup>1</sup>Centro de Desenvolvimento Tecnológico – UFPel  
Pelotas – RS – Brasil

<sup>2</sup>Departamento de Informática e Estatística – UFSC  
Florianópolis – SC – Brasil

{gdotorres,rcmoura,pilla}@inf.ufpel.br, laercio.pilla@ufsc.br

**Resumo.** Com as necessidades por melhorias em memórias, é importante avaliar alternativas para o futuro, como o uso de memórias não voláteis. Este artigo faz um *profiling* do tempo gasto em requisições de memória do MediaBench, com a finalidade que futuramente seja implementado um algoritmo diferente para controladora de memória e avaliado o seu impacto nas operações de leitura e escrita.

## 1. Introdução

Existem diversas demandas nas questões de desempenho e consumo energético – em especial, as memórias usadas hoje podem estar atingindo seu limite, o que permite explorar alternativas como o uso de memórias não voláteis (MNVs), as quais apresentam características interessantes como baixo consumo energético e maior densidade. Porém, estas memórias tem problemas que incluem custo alto em operações de escrita e baixa durabilidade do material [Meena et al. 2014].

Assim, é importante buscar meios para superar os problemas nas MNVs para que sejam usadas como memórias principais. Em alguns sistemas, o gerenciamento de tempo das requisições de memória (RMs) é crucial – com isso, o uso de MNVs potencializa este problema com o tempo. Este trabalho visa estudar o tempo gasto em operações de memória por algumas aplicações, i.e., fazer um *profiling* de *benchmarks* para que futuramente, com a implementação de um algoritmo diferente para tratamento de RMs (o qual levará em conta a assimetria entre as operações em MNVs) verifique-se o impacto destes tempos de operações de memória.

## 2. Metodologia e Resultados

Para a realização deste trabalho foram escolhidas duas ferramentas de simulação, NVMain [Poremba e Xie 2012] e Gem5 [Binkert et al. 2011], já que o uso de ambas em conjunto permite uma simulação mais próxima do tempo real. Para a extração de resultados, foram executados as aplicações do conjunto de *benchmarks* MediaBench [Lee et al. 1997], à exceção de `pgp` e `pegwit`, devido ao código-fonte não fornecer suporte natural a uma arquitetura de 64 bits. Os *benchmarks* foram submetidos a 4 testes considerando tecnologias diferentes para memória principal. Em um destes foi usado a

---

\*Bolsista CNPq

DRAM, servindo como base de tecnologia atual. Para os testes restantes, escolheram-se 3 tecnologias diferentes de MNVs para simulação, STT-RAM (*Spin Transfer Torque RAM*), PCRAM (*Phase Change RAM*) e RRAM (*Resistive RAM*), por serem consideradas como prováveis tecnologias para substituir as utilizadas atualmente [Meena et al. 2014].

Como resultados, as simulações iniciais mostraram que a quantidade de RMs de leitura atende por 93% do total de requisições geradas em média (os 7% restantes são escritas), independente da tecnologia de memória simulada. Na DRAM, o total de tempo dispendido em geração e atendimento das RMs é pouco superior a 23% em média nos *benchmarks* simulados, sendo cerca de 22% para leituras e 1% para escritas, sendo explicado pela grande diferença no número de RMs geradas para os diferentes tipos de operações, já que o tempo dispendido em uma operação tanto de leitura quanto de escrita é similar.

Já nas simulações envolvendo MNVs, a diferença está no tempo gasto com operações de escrita, o qual aumenta. Em STT-RAMs, as requisições de escrita atendem por 2,5% do tempo total de simulação, enquanto que em RRAMs e PCRAMs este tempo fica em 3% e 6%, respectivamente – o acréscimo é decorrente das velocidades de escrita serem superiores às de leitura nas MNVs.

### 3. Conclusões

Este artigo fez um estudo preliminar sobre os tempos gastos com RMs nas aplicações do MediaBench, para que futuramente com a implementação de um algoritmo diferente para controladora de memória seja verificado seu impacto sobre as RMs.

Verificou-se que foram geradas quantidades de RMs de leitura (93% do total de requisições para 7% de escritas). Ao utilizar DRAM como memória principal, o tempo dispendido com requisições de leitura e escrita corresponde respectivamente a 22% e 1% do total do tempo gasto na simulação. Nas execuções envolvendo MNVs, o tempo dispendido nas RMs de escrita torna-se maior devido à característica de assimetria entre as operações.

### Referências

- Binkert, N., Beckmann, B., Black, G., Reinhardt, S. K., Saidi, A., Basu, A., Hestness, J., Hower, D. R., Krishna, T., Sardashti, S., Sen, R., Sewell, K., Shoab, M., Vaish, N., Hill, M. D., e Wood, D. A. (2011). The gem5 simulator. *SIGARCH Comput. Archit. News*, 39(2):1–7.
- Lee, C., Potkonjak, M., e Mangione-Smith, W. H. (1997). Mediabench: A tool for evaluating and synthesizing multimedia and communications systems. In *Proceedings of the 30th Annual ACM/IEEE International Symposium on Microarchitecture, MICRO 30*, pages 330–335, Washington, DC, USA. IEEE Computer Society.
- Meena, J. S., Sze, S. M., Chand, U., e Tseng, T.-Y. (2014). Overview of emerging nonvolatile memory technologies. *Nanoscale research letters*, 9(1):1.
- Poremba, M. e Xie, Y. (2012). Nvmain: An architectural-level main memory simulator for emerging non-volatile memories. In *2012 IEEE Computer Society Annual Symposium on VLSI*, pages 392–397. IEEE, IEEE.