

Estudo sobre o Desempenho e Consumo de Energia de Arquiteturas Intel® Xeon Phi

Robson R. de O. Gonçalves, Márcia Cristina Cera

¹Universidade Federal do Pampa (UNIPAMPA)
Av. Tiarajú, 810 – 97546-550 – Alegrete – RS – Brazil

{robsongoncalves,marciacera}@unipampa.edu.br

Resumo. Este trabalho têm como objetivo a realização de um estudo detalhado da relação entre desempenho e consumo de energia em arquiteturas *manycore* composto por plataformas Intel MIC (Many Integrated Core) e Coprocessadores Xeon Phi. A principal abordagem utilizada é análise de indicadores sobre os dados de desempenho e consumo de energia coletados através das APIs *micsmc* e *RAPL* durante simulações que utilizam os benchmarks *Linpack*, *HPL* e *HPCG*.

Introdução

Arquiteturas Heterogêneas compostas por CPU e aceleradores (GPU ou Xeon Phi) estão presente na maioria dos supercomputadores listados na classificação Top500¹ (que lista as 500 máquinas de maior poder computacional) e, conseqüentemente, como tendência no futuro da computação de alto desempenho. Os Coprocessadores Intel Xeon Phi possuem uma arquitetura *manycore* formada por *cores* eficientes no consumo de energia que disponibilizam memória local e conexão via barramento com alta velocidade, possibilitando execução nativa de aplicações. Neste novo cenário é muito importante considerar técnicas de programação e modelos que possibilitem o uso eficiente dos recursos computacionais para obter melhor relação entre desempenho e consumo de energia na execução de aplicações críticas. Existem diversos trabalhos acadêmicos que tratam especificamente desta relação. [Lakowski et al. 2015] realizaram um estudo para compreender como alcançar melhor balanço entre desempenho e consumo de energia baseado em aplicações computacionais híbridas. [Lawson et al. 2014] investigaram os efeitos da redução de *cores* e a variação no tempo de execução em modelos baseados em afinidade de *thread* utilizando NPB (*NNAS Parallel Benchmark*). [Ramachandran et al. 2013] também utilizaram NPB como *benchmark* para avaliação de coprocessadores Xeon Phi.

Este trabalho têm como objetivo a realização de um estudo detalhado da relação entre desempenho e consumo de energia em arquiteturas *manycore* mais especificamente em ambientes formados por plataformas Intel MIC.

Metodologia

A principal abordagem aplicada durante este trabalho é a definição de um conjunto de contadores de desempenho e consumo de energia que serão coletados durante a execução dos cenários pré-definidos sobre *benchmarks* de forma que possibilitem identificar quais características impactam diretamente no consumo de energia. Utilizando um conjunto de scripts bash é possível o monitoramento e coleta dos dados como temperatura

¹<https://www.top500.org/lists/2016/11/> - último acesso em dezembro/2016.

e energia através do uso das APIs RAPL para CPUs e micsmc para coprocessadores Xeon Phi. Todos os testes e simulações estão sendo realizados no ambiente de alto desempenho do Núcleo de Computação Científica (NCC) da UNESP com nós formados por 2 CPUs e processadores Xeon e quatro coprocessadores Xeon Phi 7120P. Neste trabalho serão considerados os *benchmarks*: 1) Linpack; 2) HPL (*High-Performance Linpack*); 3) HPCG (*High Performance Conjugate Gradients*), todos adaptados pela Intel para suportar arquiteturas Intel MIC.

A adaptação e otimização de aplicações conforme o ambiente executado é muito importante para obter melhor relação de desempenho e eficiência de consumo de energia. Neste contexto os cenários utilizados consideraram os seguintes ambientes: 1) Somente CPU - Modelo *hosted*: todo processamento na CPU; 2) CPU + Xeon Phi - Modelo *off-load*: parte do processamento na CPU e outra parte no coprocessador; 3) Somente Xeon Phi - Modelo *native*: todo processamento no coprocessador. O processo basicamente ocorre através da execução dos *benchmarks* e durante este processamento é realizado um monitoramento da temperatura e consumo de energia através do uso das APIs RAPL para CPU e micsmc da Intel para coprocessadores.

Resultados

Foram realizados vários experimentos e simulações considerando possibilidades de cenários com tamanhos de problema inicialmente abrangente entre o mínimo até o máximo de capacidade permitido pelo ambiente computacional em uso. Nestas simulações foram considerados diversos fatores e parametrizações como número de *cores*, número de *threads*, adaptações como afinidade de *threads*, precisão dupla, etc. Os dados foram analisados, conferido a integridade e descartados valores extremos. Já é possível identificar alguns dos fatores que afetam diretamente a relação desempenho com consumo de energia eficiente mas ainda é preciso a execução de um número muito maior de simulações para garantir que os resultados estejam confiáveis.

Conclusões

Este trabalho é baseado no estudo e análise de indicadores de desempenho e consumo de energia aplicados sobre os dados coletados durante a execução de *benchmarks* em simulações em diversos cenários *manycore*. Espera-se que seja possível afirmar quais os principais fatores que impactam na relação entre desempenho e consumo de energia em arquiteturas Intel MIC e coprocessadores Xeon Phi.

References

- Lakowski, D., Zong, Z., and Jin, T. (2015). Optimal Balance between Energy and Performance in Hybrid Computing Applications.
- Lawson, G., Sosonkina, M., and Shen, Y. (2014). Energy Evaluation for Applications with Different Thread Affinities on the Intel Xeon Phi. *Workshop on Applications for Multi-Core Architectures (WAMCA)*, pages 54–59.
- Ramachandran, A., Vienne, J., Wijngaart, R. V. D., Koesterke, L., and Sharapov, I. (2013). Performance Evaluation of NAS Parallel Benchmarks on Intel Xeon Phi. *2013 42nd International Conference on Parallel Processing*, pages 736–743.