Aprendizagem Baseada em Projetos no Ensino de Arquitetura de Computadores: Desenvolvimento de um Classificador Neural Embarcado em FPGA

Iure R. M. Mendonça[1], **João P. S. Ferreira**[1], **Thaylane Silva**[1], **Wild F. S. Santos**[1]

[1]Departamento de Tecnologia – Colegiado de Engenharia de Computação
Universidade Estadual de Feira de Santana (UEFS)
Feira de Santana – BA – Brasil

iurerocha6@gmail.com, joaopsilvaestudante@gmail.com,
thaylanedasilvaa@gmail.com, wfssantos@uefs.br

Abstract. *This paper reports a Project-Based Learning (PjBL) experience in an undergraduate Computer Engineering program. Across three classes, 36 students organized into 12 teams of three designed and implemented a hardware accelerator for an Extreme Learning Machine (ELM) on an Intel Cyclone V SoC FPGA, while taking the theoretical Computer Architecture course in parallel. We discuss how the project gave concrete meaning to abstract concepts (ISA, datapath, FSM, pipeline, MMIO, memory) and report a Likert survey on perceived learning. The technical results of one team (82.33% accuracy on MNIST) are shown only as evidence that the challenge was completed.*

Resumo. *Este artigo relata uma experiência de Project-Based Learning (PjBL) em um curso de Engenharia de Computação. Ao longo de três turmas, 36 estudantes organizados em 12 equipes de três integrantes projetaram e implementaram um acelerador de hardware para uma rede neural Extreme Learning Machine (ELM) em FPGA Intel Cyclone V SoC, cursando em paralelo a disciplina teórica de Arquitetura de Computadores. Discutimos como o projeto deu sentido concreto a conceitos abstratos (ISA, datapath, FSM, pipeline, MMIO e memória) e apresentamos um questionário Likert sobre a aprendizagem percebida. Os resultados técnicos de uma das equipes (82,33% de acurácia no MNIST) aparecem como evidência de que o desafio foi concluído.*

Palavras-chave: Project-Based Learning, Arquitetura de Computadores, FPGA, Ensino de Engenharia, Extreme Learning Machine.

1. Introdução

A Arquitetura de Computadores (ARQCOMP) articula conceitos como Arquitetura de Conjunto de Instruções (ISA), *datapath*, Máquinas de Estados Finitos (Finite State Machine - FSM), *pipeline* e hierarquia de memória. Por seu nível de abstração, tais conteúdos podem ser percebidos de forma fragmentada quando *hardware* e *software* são abordados separadamente, dificultando a compreensão do computador como sistema integrado [Alves et al. 2024]. Esse desafio é relevante na formação em Engenharia de Computação (ECOMP), que requer não apenas domínio técnico, mas também capacidade de resolver problemas, colaborar e aprender de modo autônomo. Na área de Computação, revisões

sobre metodologias ativas relatam benefícios associados ao maior envolvimento dos estudantes e à articulação entre teoria e prática, embora seus resultados dependam do contexto e do desenho das intervenções [Diogo et al. 2023].

A Aprendizagem Baseada em Projetos (*Project-Based Learning*- PjBL) constitui uma estratégia para aproximar esses conceitos de situações de projeto. Nessa abordagem, um projeto orientado por objetivos de aprendizagem ocupa papel central, permitindo que os estudantes investiguem problemas, desenvolvam artefatos e tomem decisões com mediação docente [Guo et al. 2020, Santiago et al. 2023]. Em disciplinas de ARQCOMP, o uso de plataformas *Field-Programmable Gate Array* (FPGA) pode favorecer essa aproximação ao possibilitar a implementação e o teste de artefatos de *hardware*, articulando aspectos de *hardware* e *software* [Alves et al. 2024].

Este artigo relata uma experiência de PjBL realizada em três turmas de ECOMP, nas quais 36 estudantes, organizados em 12 equipes, projetaram e implementaram um coprocessador de inferência para uma rede *Extreme Learning Machine* (ELM) em uma plataforma *Intel Cyclone V SoC*, integrada ao *Linux* por meio de um *driver* de baixo nível. A contribuição do trabalho é pedagógica: evidenciar como esse desafio pode integrar conteúdos de ARQCOMP e subsidiar a análise das competências mobilizadas durante o desenvolvimento. Metodologicamente, a experiência foi analisada por meio do mapeamento entre conceitos e atividades do projeto, de um quadro de competências e de um questionário *Likert* respondido por parte dos participantes. Os resultados de percepção sugerem contribuições para a compreensão da relação entre *hardware* e *software* e para o uso de ferramentas de desenvolvimento, ao passo que a dimensão de motivação apresentou maior variabilidade entre os respondentes.

2. Fundamentação Teórica

A experiência relatada neste artigo apoia-se em duas frentes teóricas complementares. De um lado, os conceitos estruturantes de Arquitetura de Computadores, que tendem a ser ensinados de forma fragmentada quando *hardware* e *software* são tratados separadamente. De outro, a Aprendizagem Baseada em Projetos, entendida aqui como a estratégia pedagógica capaz de reaproximar esses conceitos por meio de um desafio de engenharia integrado.

2.1. Conceitos de Arquitetura de Computadores no Ensino de Engenharia

A ARQCOMP é uma disciplina integradora: ela conecta desde a representação binária dos dados até a organização de sistemas que combinam processadores de propósito geral e aceleradores dedicados. Entre seus tópicos centrais estão a ISA, que é a interface entre *hardware* e *software*; o *datapath* e a unidade de controle, normalmente descritos por FSM; o *pipeline*, usado para aumentar o *throughput*; a hierarquia de memória; e a comunicação por E/S mapeada em memória (MMIO).

A maior dificuldade de ensino desses temas está justamente no nível de abstração. Quando não há uma aplicação concreta que dê materialidade aos conceitos, o estudante pode ter dificuldades para relacioná-los e aplicá-los no projeto de sistemas reais. A integração entre *hardware* e *software*, essencial para a compreensão de arquiteturas modernas, pode aparecer de modo limitado em laboratórios tradicionais, nos quais os conceitos são frequentemente tratados de forma isolada e em roteiros fechados [Alves et al. 2024].

2.2. Project-Based Learning (PjBL)

A Aprendizagem Baseada em Projetos (PjBL) é uma metodologia ativa em que um projeto significativo ocupa papel central no processo de ensino e aprendizagem. Nessa abordagem, os estudantes investigam problemas, desenvolvem artefatos e mobilizam conhecimentos para tomar decisões durante o percurso. Para caracterizar uma experiência de PjBL, entretanto, não basta a construção de um produto: o projeto deve estar alinhado aos objetivos de aprendizagem e ser acompanhado por colaboração, investigação, mediação docente e oportunidades de reflexão [Guo et al. 2020, Grossman et al. 2021].

No ensino de Computação, estudos relatam benefícios associados às metodologias ativas, como maior engajamento e melhor articulação entre teoria e prática [Diogo et al. 2023]. Experiências brasileiras de PjBL também descrevem resultados favoráveis em disciplinas da área [Santiago et al. 2023, Souza e Bittencourt 2021]. Tais evidências, contudo, dependem das características da intervenção e dos instrumentos empregados em sua avaliação.

Em ARQCOMP e Sistemas Digitais (SD), plataformas *Field-Programmable Gate Array* (FPGA) podem contribuir para concretizar conceitos abstratos, pois permitem projetar e testar artefatos de *hardware* [Alves et al. 2024]. Nesse contexto, desafios que articulam *hardware* e *software* podem constituir um ambiente adequado para a PjBL, desde que o projeto técnico seja planejado em função dos objetivos formativos da disciplina [Chen et al. 2021].

3. Metodologia

Descrevemos a seguir como a experiência foi conduzida: o contexto institucional em que o projeto se inseriu, o desafio técnico proposto às equipes, as etapas que orientaram o desenvolvimento e, por fim, o perfil dos participantes e o instrumento utilizado para avaliar a percepção de aprendizagem.

3.1. Contexto, desafio e procedimento

A experiência foi realizada no Módulo Integrador (MI) em Sistemas Digitais do curso de Engenharia de Computação da UEFS. No MI, um desafio de projeto orienta sessões de tutoria e laboratório ao longo do semestre. Os estudantes cursaram, em paralelo, ARQCOMP, o que permitiu mobilizar no projeto conceitos estudados na disciplina teórica, como ISA, *datapath*, FSM, *pipeline*, memória e E/S MMIO.

O desafio consistiu em projetar e implementar um coprocessador, embarcado em FPGA, para classificar dígitos manuscritos por meio de uma *Extreme Learning Machine* (ELM), integrada ao *Linux* por um *driver* de baixo nível. O desenvolvimento ocorreu em três marcos iterativos: (i) implementação e simulação do coprocessador em FPGA; (ii) integração entre o coprocessador e o *Hard Processor System* (HPS) por ISA customizada, MMIO e *driver* em *Assembly* ARM (Advanced Risk Machine)v7; e (iii) desenvolvimento de aplicação em C e testes com o conjunto MNIST [LeCun et al. 1998]. As equipes utilizaram o laboratório de *hardware* e a plataforma DE1-SoC, baseada em *Intel Cyclone V System-on-Chip* (SoC), durante aproximadamente quatro meses.

3.2. Participantes

A população da experiência compreendeu 36 estudantes do quarto semestre de ECOMP, distribuídos em três turmas e organizados em 12 equipes de três integrantes. Todos haviam

sido aprovados em Circuitos Digitais e Estruturas de Dados. O primeiro componente inclui prática de descrição e síntese de *hardware* em FPGA, com kits Intel MAX 10, como a DE10-Lite; o segundo fornece conhecimentos prévios para o desenvolvimento da camada de *software* em C. Tais pré-requisitos caracterizam a formação comum do grupo, mas não constituem uma medida individual de proficiência prévia.

Os resultados técnicos apresentados na Seção 6 pertencem a uma equipe da qual participam os autores. Eles são utilizados exclusivamente como evidência de viabilidade do desafio, não como medida da aprendizagem da turma.

3.3. Instrumento e análise da percepção

A avaliação pedagógica utilizou questionário anônimo com 10 afirmações em escala Likert de cinco pontos, de 1 (discordo totalmente) a 5 (concordo totalmente). O instrumento abordou aprendizagem conceitual (Q1–Q5), competências técnicas (Q6), percepção da PjBL (Q7 e Q9) e interesse ou motivação (Q8 e Q10). Esses agrupamentos são descritivos, e não dimensões validadas, pois algumas categorias são representadas por item único. As perguntas relacionaram explicitamente as atividades do MI aos conteúdos de AC.

O convite foi encaminhado aos 36 estudantes, e a participação foi voluntária. Do total, 12 responderam ao questionário. Como as respostas foram anônimas, não foi possível identificar sua distribuição entre as turmas. Assim, os dados representam a percepção do subconjunto respondente e podem refletir autosseleção; não devem ser interpretados como estimativa para toda a população participante.

A análise apresenta distribuições e medianas por item; médias, quando reportadas, são apenas complementares. O questionário permite examinar aprendizagem percebida, não aprendizagem medida, pois não foram empregados grupo de comparação, medidas pré e pós-intervenção ou indicadores objetivos de desempenho acadêmico. Por fim, a interpretação considera o possível viés de positividade associado ao fato de os autores terem conduzido a intervenção e integrado a equipe cujo resultado técnico é relatado.

4. Conceitos de Arquitetura Trabalhados

Um dos pontos mais interessantes da experiência foi ver conceitos abstratos ganharem forma concreta ao longo do projeto. A Tabela 1 relaciona os tópicos clássicos da disciplina com onde, exatamente, cada um apareceu no desafio.

Dois momentos renderam discussões especialmente ricas. O primeiro foi o projeto da ISA: precisar endereçar 100.352 posições de memória com um campo de apenas 12 bits obrigou a equipe a pensar de forma concreta nas limitações de largura de instrução e a propor uma solução de dois ciclos com registrador de extensão, exatamente o tipo de *trade-off* que aparece no projeto de ISAs reais.

O segundo foi trocar a função sigmoide exata por uma aproximação linear por partes (PWL). A necessidade de economizar área no hardware levou a uma discussão sobre como reescrever um algoritmo para se adequar às características de uma arquitetura específica, um raciocínio que praticamente não aparece em exercícios fechados. Foi também uma das situações em que a equipe foi atrás de referências além do material da disciplina [Alves et al. 2024].

Tabela 1. Conceitos de Arquitetura de Computadores e onde apareceram no projeto.

Conceito	Aplicação no Projeto
ISA	Conjunto de instruções de 32 bits com campos OPCODE (4 bits), ADDR (12 bits) e DATA (16 bits). Protocolo de dois ciclos com registrador de extensão para endereçar 17 bits na carga da matriz de pesos.
Datapath	Unidade de Multiplicação e Acumulação (MAC) de 40 bits com sinal, em ponto fixo Q4.12, responsável pelos produtos internos da rede.
FSM	Máquina de estados de controle com quatro estados (`REPOUSO`, `CALC_OCULTO`, `CALC_SAIDA`, `FIM`), que coordena o endereçamento das BRAMs e a unidade MAC.
Pipeline	Dois estágios sobrepostos na MAC: enquanto um par é processado, o próximo já é buscado nas BRAMs, reduzindo o efeito da latência de leitura.
Memória	Cinco memórias em BRAM M10K para os parâmetros do modelo ($\approx$200 KB de pesos, vieses, coeficientes de saída e imagem de entrada).
MMIO	Comunicação HPS-FPGA pela ponte *Lightweight AXI*, com três portas PIO mapeadas a partir do endereço físico `0xFF200000`.
Registradores	Registrador de *status* de 32 bits com campos para o estado da FSM (BUSY, DONE, ERROR), o dígito predito (BCD) e a contagem de ciclos.
Paralelismo	*Pipeline* temporal na MAC e análise conceitual de paralelismo espacial (vários neurônios calculados ao mesmo tempo).
Co-processador	Arquitetura heterogênea HPS + FPGA: o ARM Cortex-A9 cuida do carregamento de dados e da leitura de resultados; o FPGA executa o cálculo intensivo da inferência.

5. Resultados Pedagógicos

Os impactos da intervenção são analisados a partir do acompanhamento das equipes e das respostas ao questionário Likert. Discutem-se a seguir a integração dos conceitos teóricos no artefato, as competências técnicas e atitudinais desenvolvidas, a percepção dos estudantes sobre a metodologia e as principais dificuldades operacionais enfrentadas no projeto.

5.1. Integração de Conceitos por Meio do Projeto

Um dos resultados mais claros foi a integração de conceitos que, no ensino tradicional, costumam ficar isolados. Em vez de estudar ISA, FSM, *pipeline*, memória e MMIO como assuntos separados, os estudantes tiveram que articulá-los o tempo todo para resolver um único problema.

Isso ficou evidente no desenvolvimento da interface entre o ARM e o acelerador. Questões que pareciam ser só de software revelaram-se dependentes da organização do hardware, e a equipe precisou entender ao mesmo tempo a arquitetura do sistema, o protocolo de comunicação e a implementação física do co-processador. Conceitos antes vistos em caixas separadas passaram a fazer sentido como partes de um mesmo sistema. Nesse sentido, o projeto deu significado prático a ideias que os estudantes costumavam achar abstratas demais.

5.2. Competências Desenvolvidas

A experiência desenvolveu competências em três frentes. No **lado técnico**, os estudantes avançaram em descrição RTL em Verilog, projeto de FSMs, aritmética de ponto fixo, integração hardware-software, Assembly ARMv7 e uso de ferramentas de síntese e depuração para FPGA. No **lado procedimental**, exercitaram planejamento iterativo, divisão de tarefas, documentação técnica, validação experimental e diagnóstico de falhas em diferentes níveis de abstração. No **lado atitudinal**, desenvolveram persistência diante de erros, tolerância à ambiguidade, trabalho em equipe e comunicação técnica.

A Tabela 2 resume as principais competências e a evidência concreta de cada uma no projeto.

Tabela 2. Competências desenvolvidas e suas evidências no projeto.

Competência	Evidência observada
Projeto de ISA	Definição do protocolo de instruções de 32 bits e da solução de endereçamento em dois ciclos.
Integração *hardware/software*	Comunicação funcional entre o *driver* ARM e o acelerador no FPGA.
Depuração	Identificação e correção de problemas no protocolo MMIO e na comunicação HPS-FPGA.
Aritmética de *hardware*	Adoção do ponto fixo Q4.12 e da aproximação PWL para a função de ativação.
Trabalho em equipe	Divisão e condução dos três marcos do projeto ao longo do semestre.

5.3. Percepção dos Estudantes (Questionário Likert)

A Tabela 3 apresenta os resultados do questionário, organizados pelas quatro dimensões. Em uma visão geral, a média do instrumento foi de 4,22 e a mediana global foi 5,0, o que indica uma percepção majoritariamente positiva.

Tabela 3. Resultados do questionário Likert por dimensão ($N = 12$). A distribuição indica o total acumulado de respostas para os níveis de 1 a 5.

Dimensão	Itens	Média	Mediana	Resp. 4–5	Distribuição (1 a 5)
Aprendizagem conceitual	Q1–Q5	4,35	5,0	85%	[0, 4, 5, 17, 34]
Competências técnicas	Q6	4,58	5,0	92%	[0, 0, 1, 3, 8]
Percepção da PjBL	Q7, Q9	4,08	4,0	75%	[0, 2, 4, 8, 10]
Interesse e motivação	Q8, Q10	3,88	4,5	58%	[1, 3, 6, 2, 12]
Geral	Q1–Q10	**4,22**	**5,0**	**78%**	[1, 9, 16, 30, 64]

Os pontos mais altos foram a compreensão da comunicação entre hardware e software (Q4) e o desenvolvimento de habilidades em FPGA e Verilog (Q6). A dimensão de competências técnicas obteve média 4,58 e mediana 5,0, com concentração maciça de respostas nos níveis superiores. Esses são os tópicos que o ensino tradicional tem mais dificuldade de tornar concretos, sugerindo que o projeto cumpriu seu papel de dar materialidade a conceitos abstratos.

Por outro lado, a dimensão de interesse e motivação apresentou os resultados mais baixos e de maior variabilidade. Conforme destacado na Tabela 3, a dispersão de respostas foi maior nesta categoria. O item específico sobre o projeto ter aumentado o interesse pela disciplina teórica de ARQCOMP (Q8) registrou média 3,67. Contudo, ao analisar sua distribuição e mediana (Mediana = 4,5), nota-se uma nítida polarização no grupo: enquanto metade dos estudantes (6 respostas) concordou totalmente (nível 5) que a prática estimulou o estudo teórico, um terço deles (4 respostas) discordou dessa premissa (níveis 1 e 2).

Esse contraste revelado pela distribuição é, em si, um achado valioso: o PjBL foi quase unanimemente reconhecido como uma ferramenta eficaz de *aprendizagem conceitual*, mas o seu impacto sobre o *engajamento com a disciplina teórica cursada em paralelo* dependeu fortemente do perfil e da percepção individual de cada estudante.

5.4. Dificuldades e Oportunidades de Aprendizagem

As maiores dificuldades estiveram na curva inicial de aprendizagem das ferramentas, na depuração da comunicação HPS-FPGA e na adaptação das soluções às restrições de recursos da placa.

Essas dificuldades, porém, foram parte importante do aprendizado. Em vários momentos, um obstáculo técnico levou a equipe a revisitar conceitos, buscar novas referências e repensar decisões de projeto. A troca da sigmoide pela aproximação PWL e a redefinição do endereçamento na ISA são bons exemplos de como uma limitação prática virou oportunidade de aprender. Mais do que etapas para chegar ao produto final, es-

ses desafios foram o coração da experiência, coerente com a premissa da ABP de que se aprende resolvendo problemas reais e abertos [Santiago et al. 2023].

6. Resultados Técnicos

Os resultados técnicos a seguir, obtidos por uma das equipes, servem apenas como evidência de que o desafio é realizável e suficientemente complexo. Não são a contribuição principal do trabalho.

6.1. Utilização de Recursos da FPGA

A Tabela 4 traz os dados de síntese do co-processador, obtidos com o Quartus Prime Lite para o dispositivo Cyclone V (5CSEMA5F31C6). O acelerador consome muito pouca lógica combinacional (2% das ALMs) e apenas 2 blocos DSP, resultado direto da troca da multiplicação fracionária da sigmoide por deslocamentos aritméticos via PWL.

Tabela 4. Utilização de recursos após síntese (Cyclone V – 5CSEMA5F31C6).

Recurso	Utilizado	Disponível	Uso (%)
ALMs (LUTs)	655	32.070	2%
Registradores	691	128.280	0,54%
Pinos	27	457	5,9%
DSP Blocks (18×18)	2	87	2%
M10K (BRAM)	203	397	51%
PLLs	0	6	0%

Os 51% de blocos M10K refletem o armazenamento *on-chip* dos 100.352 coeficientes da matriz de pesos ocultos. A equipe teve que justificar essa decisão pesando capacidade de memória, latência de acesso e recursos disponíveis, um exercício típico de projeto em sistemas embarcados.

6.2. Acurácia e Desempenho Temporal

A Tabela 5 compara o modelo de referência em Python (ponto flutuante de 64 bits) com o co-processador FPGA, após processar as 10.000 imagens do MNIST [LeCun et al. 1998].

Tabela 5. Comparação entre o modelo de referência e o co-processador FPGA.

Métrica	Python (referência)	Co-processador FPGA
Acurácia Global	81,33%	82,33%
Latência Média por Imagem	0,0238 ms	2,037 ms
Desvio Padrão da Latência	–	0,013 ms
Throughput Médio	41.930 img/s	490 img/s
Formato de Dados	Float 64 bits	Ponto Fixo Q4.12

O desvio padrão de latência de apenas 0,013 ms em 10.000 inferências mostra um comportamento determinístico do *hardware*, uma propriedade importante em sistemas de

tempo real. A acurácia de 82,33% ficou ligeiramente acima da referência em ponto flutuante (81,33%), efeito da quantização para Q4.12 e da aproximação PWL, que alteraram um pouco as fronteiras de decisão da rede.

7. Conclusão

Este artigo relatou uma experiência de Aprendizagem Baseada em Projetos no ensino de Arquitetura de Computadores, em que estudantes de Engenharia de Computação projetaram e implementaram um co-processador neural embarcado em FPGA enquanto cursavam, em paralelo, a disciplina teórica de ARQCOMP.

A experiência mostrou que um projeto de *hardware* desafiador é capaz de mobilizar, de forma integrada, conceitos centrais da disciplina (ISA, *datapath*, FSM, *pipeline*, MMIO e memória) que raramente aparecem articulados em laboratórios convencionais. O questionário aplicado reforça essa leitura: a aprendizagem conceitual e as competências técnicas foram muito bem avaliadas (médias de 4,35 e 4,58), ainda que o efeito sobre o interesse pela disciplina teórica tenha variado entre os estudantes.

Cabe reconhecer, contudo, as limitações desta pesquisa. Os resultados obtidos medem a aprendizagem *percebida* pelos estudantes, e não o ganho real aferido por métricas objetivas. Adicionalmente, por se tratar de um relato cujos autores estiveram imersos na própria experiência, as análises pedagógicas estão sujeitas aos vieses inerentes de uma autoavaliação do método.

Portanto, como trabalhos futuros, pretende-se realizar um comparativo formal de notas e de frequência entre o MI e a disciplina de ARQCOMP cursada em paralelo, o que daria uma evidência mais robusta e objetiva do impacto da prática. Almeja-se também a ampliação do número de respondentes do questionário e a investigação da abordagem em outras turmas e contextos institucionais.

Referências

Alves, G. S. B., Bittencourt, J. C. N., and Dias, A. (2024). An FPGA integrated 2D graphic processor for enhanced digital design and computer architecture education. *IEEE Revista Iberoamericana de Tecnologias del Aprendizaje (RITA)*, 19. DOI: 10.1109/RITA.2024.3458850.

Diogo, C. B., Diogo, C. B., and dos Santos, V. A. (2023). Potencialidades do uso de metodologias ativas em disciplinas de computação: uma revisão sistemática de literatura. In *XXXIV Simpósio Brasileiro de Informática na Educação (SBIE)*, pages 175–186. SBC. DOI: 10.5753/sbie.2023.234743.

Guo, P., Saab, N., Post, L. S., and Admiraal, W. (2020). A review of project-based learning in higher education: Student outcomes and measures. *International Journal of Educational Research*, 102:101586. DOI: 10.1016/j.ijer.2020.101586.

Chen, J., Kolmos, A., and Du, X. (2021). Forms of implementation and challenges of PBL in engineering education: A review of literature. *European Journal of Engineering Education*, 46(1):90–115. DOI: 10.1080/03043797.2020.1718615.

Grossman, P., Herrmann, Z., Kavanagh, S. S., and Pupik Dean, C. G. (2021). *Core Practices for Project-Based Learning: A Guide for Teachers and Leaders*. Harvard Education Press.

LeCun, Y., Bottou, L., Bengio, Y., and Haffner, P. (1998). Gradient-based learning applied to document recognition. *Proceedings of the IEEE*, 86(11):2278–2324.

Santiago, C. P., Menezes, J. W. M., and de Aquino, F. J. A. (2023). Proposta e avaliação de uma metodologia de aprendizagem baseada em projetos em disciplinas de engenharia de software através de uma sequência didática. *Revista Brasileira de Informática na Educação*, 31:31–59. DOI: 10.5753/rbie.2023.2817.

Souza, S. M. and Bittencourt, R. A. (2021). Sentiments and performance in an introductory programming course based on PBL. In *12th IEEE Global Engineering Education Conference (EDUCON)*. IEEE.

Terasic Technologies (2025). *DE1-SoC User Manual*. Disponível em: `http://fpgacademy.org`.