

X Simpósio Brasileiro
de Arquitetura de Computadores
Processamento de Alto Desempenho

Búzios
Rio de Janeiro

ANAIIS

SETEMBRO
de 1998

X Simpósio Brasileiro de Arquitetura de Computadores

SBAC-PAD 98

X Simpósio Brasileiro de Arquitetura de Computadores e
Processamento de Alto Desempenho

Búzios, RJ - 28 a 30 de setembro de 1998

ANAIS

PROMOÇÃO

Comissão Especial de Arquitetura de Computadores
e Processamento de Alto Desempenho
SBC - Sociedade Brasileira de Computação

ORGANIZAÇÃO

Programa de Engenharia de Sistemas e Computação
COPPE/Universidade Federal do Rio de Janeiro

PATROCÍNIO

CNPq
CAPES
FINEP
Petrobras

Editado por:

Edil Severiano Tavares Fernandes
Claudio Luis de Amorim
Eliseu M. Chaves Filho

X Simpósio Brasileiro de Arquitetura de Computadores

Apresentação

É com imensa satisfação que apresentamos nossas boas vindas aos participantes do Décimo Simpósio Brasileiro de Arquitetura de Computadores e Processamento de Alto Desempenho (SBAC-PAD). Duas razões motivaram a escolha de Búzios para sediar o SBAC-98: reduzir os custos com acomodação e prover um ambiente capaz de amenizar os rigores impostos pela longa agenda do evento.

Ao longo desses dez anos, o SBAC tem atuado como o principal fórum de divulgação e discussão de trabalhos desenvolvidos nas nossas Universidades e Centros de Pesquisa, contribuindo desse modo para o avanço da Ciência da Computação no país.

Mantendo a tradição dos eventos anteriores, para o Simpósio deste ano procuramos selecionar os melhores trabalhos realizados pelos diversos grupos que atuam na área de Arquitetura e Processamento de Alto Desempenho no Brasil. Apresentamos em seguida a distribuição dos artigos submetidos segundo a área e o resultado da avaliação do Comitê de Programa.

Área	Submetidos	Artigos aceitos	Resumos aceitos	Total aceitos
Arquitetura	25 (46%)	8 (32%)	9 (36%)	17 (68%)
Soft. Básico/Ferramentas	16 (30%)	5 (31%)	7 (44%)	12 (75%)
Algoritmos	5 (9%)	2 (40%)	3 (60%)	5 (100%)
Aplicações	8 (15%)	2 (25%)	4 (50%)	6 (75%)
Total	54	17 (31%)	23 (43%)	40 (74%)

Dentre os 54 trabalhos submetidos, 17 foram aceitos como artigos completos e 22 como resumos. Verificamos que a opinião dos revisores foi praticamente unânime ao apontar esses artigos como de padrão internacional. Na categoria resumo, 10 (45%) trabalhos foram considerados de boa qualidade. Todavia, eles precisam aumentar o número de experimentos e aprofundar a discussão dos resultados antes de uma mudança de categoria. De uma forma geral, cerca de 50% dos trabalhos submetidos poderia competir internacionalmente.

Para internacionalizar o Simpósio, precisamos garantir o dobro no número de submissões de nível internacional. Isso implica em contarmos com um número maior de alunos de mestrado e doutorado desenvolvendo projetos de pesquisa em Arquitetura e Processamento de Alto Desempenho. Ao selecionar quatro tutoriais, o Comitê de Programa teve por objetivo estimular esse incremento.

Aproveitamos para expressar nossos agradecimentos aos membros do Comitê de Programa e revisores. O suporte oferecido pelos membros do Comitê de Organização foi essencial para que as dificuldades fossem superadas. O apoio que recebemos da SBC, CNPq, CAPES, FINEP-MCT, FAPERJ e Petrobrás S/A viabilizou a realização do SBAC-98. Portanto, registramos nossos agradecimentos aos órgãos acima mencionados e a todos que colaboraram para o sucesso do evento.

Rio de Janeiro, agosto de 1998.

Edil S T Fernandes
Coordenador Geral

Cláudio L. de Amorim
Comitê de Programa

Eliseu M. Chaves Filho
Comitê Organizador

X Simpósio Brasileiro de Arquitetura de Computadores

SBAC-PAD 98

X Simpósio Brasileiro de Arquitetura de Computadores e Processamento de Alto Desempenho

Coordenador Geral

Edil Severiano Tavares Fernandes (COPPE/UFRJ)

Comissão de Programa

Coordenador: Claudio Luis de Amorim (COPPE/UFRJ)

Membros:

Alba C. M. de Melo Balaniuk (UnB)
Álvaro Coutinho (COPPE/UFRJ)
Claudio Kirner (UFSCar)
Eduardo Whitaker Bergamini (INPE)
Eugenius Kaszkurewicz (COPPE/UFRJ)
Ildemar Decker (UFSC)
Jairo Panetta (IEAv-CTA)
João Paulo Kitajima (DCC-UFMG)
Julio Salek Aude (NCE/UFRJ)
Liria Matsumoto Sato (PCS-EPUSP)
Orlando Loques (UFF)
Philippe O. Navaux (UFRGS)
Rafael Dueire Lins (UFPE)
Raul Feitosa (PCU/RJ)
Ricardo Bianchini (COPPE/UFRJ)
Roberto Hexsel (UFPR)
Sérgio Takeo Kofuji (LSI-EPUSP)
Siang Wun Song (IME-USP)
Valmir C. Barbosa (COPPE/UFRJ)

Comissão Organizadora

Coordenador: Eliseu M. Chaves Filho (COPPE/UFRJ)

Membros:

Anna Dolejsi Santos (UFF)
Felipe M. G. França (COPPE/UFRJ)
Ricardo Zelenovsky (Instituto Militar de Engenharia)
Vladimir C. Alves (COPPE/UFRJ)

X Simpósio Brasileiro de Arquitetura de Computadores

Sociedade Brasileira de Computação - SBC

Diretoria

Presidente: Silvio Romero L. Meira (UFPE)
Vice-Presidente: Flávio Rech Wagner (UFRGS)

Diretor de Eventos e Comissões Especiais: João Paulo Kitajima (UFMG)
Diretor Administrativo: Guilherme Horta Travassos (UFRJ)
Diretor de Educação: José Carlos Maldonado (USP/SC)
Diretor de Publicações: Claudia Bauzer Medeiros (UNICAMP)
Diretor de Planejamento e Programas Especiais: Tarcisio Pequeno
Diretor das Secretarias Regionais: Iara Terezinha Pereira Claudio (PUC/RS)
Diretor de Finanças: Fabio Q. B. Silva (UFPE)
Diretor da Editora SBC: Clarindo Isaias Pádua (UFMG)
Diretor de Divulgação e Marketing: Eratóstenes Edson de Araujo (Softex)

Conselho (1995-1999)

Paulo César Masiero (USP/SC)
Sérgio Bampi
Claudio Kirner (UFSCar)
Paulo Roberto Freire Cunha (UFPE)
Claudio Leonardo Lucchesi (UNICAMP)

Conselho (1997-2001)

Roberto da Silva Bigonha (UFMG)
Siang Wun Song (USP)
Julio César Sampaio do Prado Leite (PUC-RJ)
Daniel Schwabe (PUC-RJ)
Ricardo Augusto da Luz Reis (UFRGS)

Conselho - Suplentes (1997-1999)

Rosa Maria Vicari (UFRGS)
Itana Maria Gimenez (UEM)
Ricardo Anido (UNICAMP)
Maria Elenita do Nascimento (UnB)
Therezinha Souza de Costa (PUC-RJ)

X Simpósio Brasileiro de Arquitetura de Computadores

Lista de Revisores

Adriano Joaquim de Oliveira Cruz	Stella Cavalcanti da Silva Porto
Alba Cristina M. Melo	Valmir C. Barbosa
Álvaro Coutinho	Vladimir C. Alves
Anna Dolejsi Santos	Vanusa Menditi Calegari
Antonio Alfredo Ferreira Loureiro	Verônica Lagrange M. Reis
Antonio Otavio Fernandes	Vinod Rebello
Carla Osthoff	Wagner Meira Jr.
Carlo E. T. Oliveira	
Claudio Amorim	
Claudio Geyer	
Claudio Kirner	
Cristina Boeres	
Cristina Duarte Murta	
Daltro Nunes	
Dilma Menezes da Silva	
Edil S. T. Fernandes	
Eliseu M. Chaves Filho	
Eduardo Bergamini	
Edward D. Moreno	
Felipe M. G. França	
Gulherme Matos Sipahi	
Inês de Castro Dutra	
João Netto	
João Paulo Kitajima	
José Monteiro da Mata	
Julio Salek Aude	
Lucia Maria de A. Drummond	
Luis Carlos de Castro Santos	
Luiza de Macedo Mourelle	
Marcio Lobo Netto	
Marco Dimas Gubitoso	
Markus Endler	
Matha Ximena Torres Delgado	
Michel Philippe Riviere	
Orlando Loques	
Orcar Luiz Monteiro de Farias	
Phillipe Navaux	
Rafael Dueire Lins	
Rafael Ramos dos Santos	
Raul Queiroz Feitosa	
Ricardo Bianchini	
Roberto Hexsel	
Ronaldo A. L. Gonçalves	
Sergio Takeo Kofuji	
Siang Wun Song	

X Simpósio Brasileiro de Arquitetura de Computadores

Sumário

Sessão Técnica: Arquitetura I

Avaliação do Potencial de Técnicas Adaptativas Conjugadas para Software DSMs, <i>M. C. de Castro, C. L. de Amorim</i>	9
Projetando e Avaliando Sistemas Baseados em Entry Consistency e Lock Acquirer Prediction, <i>C. B. Seidel, R. Bianchini, C. L. de Amorim</i>	20
Visualizing Execution Histories on Multiple Memory Consistency Models, <i>A. C. Balaniuk, S. C. Chagas</i>	31
Avaliação de uma Estratégia Cooperativa para Gerência de Memória em Ambientes de Alto Desempenho com Multiprogramação, <i>E. T. Midorikawa, L. M. Sato</i>	35

Sessão Técnica: Software Básico I

Penelope - Um Modelo de Escalonador Hierárquico para Sistema PloSys, <i>A. P. Centeno, C. Geyer</i>	39
Balanceamento de Carga em um Ambiente MPI Distribuído, <i>M. A. Dantas</i>	49
Uma Proposta de Escalonamento Distribuído para Exploração do Paralelismo na Programação em Lógica, <i>C. A. da Costa, C. Geyer</i>	61
TAMAGOSHI-Plataforma para Avaliação de Escalonamento de Tarefas em Programação em Lógica Paralela, <i>P. K. Vargas, C. Geyer, I. C. Dutra</i>	65

Sessão Técnica: Aplicações

Some Finite Element Computational Strategies for Large-Scale Flow Problems in High Performance Computers, <i>L. Catabriga, C. Dias, M. Martins, A. Coutinho, J. Alves</i>	69
Aplicação do Processamento Paralelo em Problemas de Predição de Fenômenos Meteorológicos: O Problema da Frente Fria, <i>R. Ramos, E. Kaszkurewicz, D. Falcão</i>	79
Assessment of Techniques for Contact - Pair Detection in Solid Mechanics, <i>F. Quaranta, J. L. Alves</i>	89
Melhoria da Segurança Dinâmica de Sistemas de Energia Elétrica Utilizando Processamento Distribuído, <i>I. C. Decker, M. C. Castro, M. R. Vanti</i>	93
Aplicação de um Método de Imersão para Problemas Matriciais no Hipercubo, <i>C. Y. Takemoto, S. W. Song</i>	97
Fluxo de Potência Ótimo via Método de Pontos Interiores Não-Linear Primal-Dual, Utilizando Computação de Alto Desempenho, <i>E. Catronuovo, J. Campagnolo, R. Salgado</i> ..	103

X Simpósio Brasileiro de Arquitetura de Computadores

Sessão Técnica: Arquitetura II

High-Performance Networking for Software DSMs, <i>R. W. dos Santos, R. Bianchini, C. L. de Amorim</i>	108
Avaliação do U-Net em Clusters com Rede Myrinet, <i>P. A. Geromel, S. T. Kofuji</i>	119
Avaliação de Desempenho de Implementações Portáteis de PVM para Plataformas de Multiprocessamento Simétrico com Suporte a Multithreading, <i>C. Santos</i>	129
Otimização de Localidade de Dados em Aplicações Reais e Estratégias de Alocação Dinâmica de Memória, <i>E. Midorikawa</i>	133

Sessão Técnica: Software Básico II

Performance Evaluation of Checkpointing and Rollback-Recovery Algorithms for Distributed Systems, <i>S. L. Cechin, I. Jansch-Pôrto</i>	137
A Implementação de uma Arquitetura de Suporte à Alta Disponibilidade de Objetos, <i>R. Barreto, C. Coelho Jr., A. Fernandes</i>	147
Replicação de Objetos em um Sistema Distribuído, <i>E. Oliveira Jr., P. Navaux</i>	157
Models and Cost Analysis for Parallel Programs with Multiple Threads, <i>A. J. Preto, J. R. Gurd</i>	161

Sessão Técnica: Arquitetura III

Monitoração e Análise de Desempenho do Sistema NCP2, <i>A. Pereira, E. Kraemer, W. Meira Jr., C. L. de Amorim</i>	165
CONDEX-I, Modelo de Arquitetura VLIW com Capacidade de Execução Condicional e seu Compactador de Código, <i>A. Santos, M. Módica</i>	175
SPECint95 Performance of an Implementation of the Dynamically Trace Scheduled VLIW Architecture, <i>A. Souza, P. Rounce</i>	185
Aspectos do Comportamento Espaço-Temporal de Programas Funcionais em Uni e Multiprocessadores, <i>F. de Souza, R. Lins</i>	185

X Simpósio Brasileiro de Arquitetura de Computadores

Sessão Técnica: Algoritmos

Balanciamento de Carga em uma Implementação Distribuída do Problema dos N-Corpos, <i>I. C. M. Rosseti, N. Rodriguez</i>	193
Paralelização de Geração de Regras de Associação, <i>B. Póssas, F. Peligrinelli, W. Meira Jr., M. Carvalho, R. Resende</i>	203
Análises Experimentais de uma Implementação Eficiente de um Algoritmo Paralelo para a Geração de Arranjos de Sufixos, <i>M. A. P. Cristo, J. P. Kitajima</i>	213
Developing Multilayer Neural Network Applications on a Distributed Memory Parallel Machine, <i>E. S. Caner, J. M. de Seixas</i>	219

Sessão Técnica: Software Básico III

An Implementation of a Hopfield Network Kernel on Earth, <i>J. N. Amaral, G. Gao, X. Tang</i>	223
Monitoração na Ferramenta VisualProg, <i>J. Malacarne, C. Geyer</i>	233
Nomad: Um Sistema Operacional Eficiente para Clusters de Uni e Multiprocessadores, <i>E. Pinheiro, R. Bianchini</i>	237
Integrando Memória Compartilhada, Troca de Mensagens e Configuração, <i>E. V. Carrera, O. G. Loques</i>	241

Sessão Técnica: Arquitetura IV

A Study of the Potencial Benefits of Speculative Execution of Loops in Scalable Shared-Memory Systems, <i>M. Cintra, J. Torrellas</i>	245
SEMPRE: Uma Arquitetura SuperEscalar com Múltiplos Processos em Execução, <i>R. Gonçalves, P. Navaux</i>	257
Uso da Técnica STU para Avaliação do Desempenho de Biblioteca Intervalares, <i>R. L. Sagula, T. Diverio, J. C. Netto</i>	267
Desempenho de Caches Remotos em Aplicações científicas com e sem Otimizações, <i>E. D. Moreno, S. T. Kofugi</i>	271
Um Modelo RPDE para Busca Antecipada de Dados num Multiprocessador em um simples Nó SMP, <i>E. D. Moreno, S. T. Kofugi</i>	275
Balanciamento de Carga na Paralelização da Meta-heurística GRASP, <i>A. C. Alvim, C. C. Ribeiro</i>	279