

UM SISTEMA DE PROCESSAMENTO DISTRIBUÍDO PARA CONTROLE E AQUISIÇÃO DE DADOS

Mendonça, M. L. M.

Roitman, M.

Almeida, H. L. S.

CEPEL - Centro de Pesquisas de Energia Elétrica
Cidade Universitária - Ilha do Fundão - Rio de Janeiro, RJ
Tel. 021-598-2141

RESUMO

O presente trabalho descreve um sistema de processamento distribuído de alto desempenho para controle e aquisição de dados, desenvolvido para automatizar a operação de um simulador analógico em tempo real de redes elétricas de alta tensão.

O sistema consiste de seis unidades de aquisição e processamento de dados controladas por processadores digitais de sinal (*DSP*), e uma unidade central de processamento de 16 bits (*CPU*), responsável pela interface homem-máquina e pelo controle de relés e chaves eletrônicas que simulam chaveamentos na rede elétrica. A comunicação entre CPU e DSP's é efetuada através de memórias *dual-port* em esquema mestre-escravos.

Uma versão preliminar do sistema está instalada no Laboratório de Simulação de Sistemas Elétricos do CEPEL e vem sendo utilizado em estudos para diversas empresas do setor elétrico brasileiro. A arquitetura apresentada também pode operar como um controlador digital de processos em malha fechada.

ABSTRACT

This paper describes a high-performance distributed processing system for control and data acquisition, developed to automate a real-time analog Power System simulator.

The system contains six data acquisition and processing units, based on DSP's plus a 16-bit CPU, used for man-machine interfacing and for controlling relays and electronic switches to simulate network switching. Communications between DSP's and CPU is performed through dual-port memories, using a master-slave approach.

A preliminary version of the system is installed in CEPEL's Power System Simulation Laboratory and has been used in several studies for power utilities. The proposed architecture can also work as a closed-loop digital plant controller.

1. INTRODUÇÃO

O Laboratório de Simulação de Sistemas Elétricos do CEPEL é baseado em um equipamento denominado *TNA (Transient Network Analyzer)* ou Analisador de Transitórios. O TNA é um simulador analógico de uma rede elétrica de alta tensão, utilizado para estudar fenômenos transitórios devidos a manobras de operação. Trata-se de um análogo elétrico, em baixa tensão e corrente, de um sistema real, com modelos trifásicos de linhas de transmissão, transformadores, geradores e de outros componentes. Sua característica mais importante é a operação em tempo real.

A principal atividade de controle sobre o TNA, é o fechamento ou a abertura de contatos que simulam disjuntores para provocar os transitórios na rede. O valor do transitório depende do instante de chaveamento de cada contato do disjuntor em relação à onda de tensão. Estes tempos devem ter uma precisão melhor que 1° elétrico (46,3 μ s na frequência de 60 Hz).

A resposta do analisador é um transitório elétrico, com picos de até 100 V e 1 A, em uma faixa de frequências de 0 a 2500 Hz. Os resultados obtidos permitem às empresas do Setor Elétrico um maior conhecimento dos fenômenos que ocorrem durante a operação dos seus sistemas, facilitando o planejamento e um maior acerto na tomada de decisões.

Um sistema de controle e aquisição de dados para o estudo de transitórios em redes de energia elétrica, deve apresentar algumas características específicas. As três funções básicas necessárias são, como mostrado na fig. 1:

- Unidade de Processamento
- Atuadores
- Aquisição de Dados.

A unidade de processamento é responsável pela supervisão de todas as atividades do sistema, bem como pela interface homem-máquina. Os atuadores controlam todos os chaveamentos no TNA. A aquisição de dados permite a medição dos resultados obtidos.

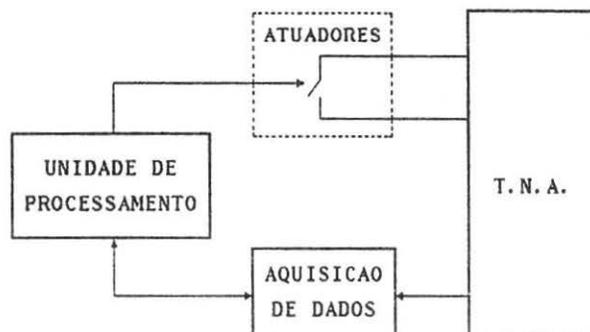


Fig. 1 - Funções básicas para o sistema de controle e aquisição de dados.

2. HISTÓRICO

Os primeiros estudos no TNA do CEPEL eram realizados com equipamento convencional de uso mais geral, como relés com ajuste manual dos tempos de chaveamento, e osciloscópios para observação dos resultados. O emprego de processamento digital para auxiliar na operação do TNA seria uma consequência do desenvolvimento da informática.

No início dos anos 80, foi desenvolvido no CEPEL um sistema para controle e aquisição de dados baseado em microprocessador, chamado Controlador do TNA. O principal objetivo do projeto era a obtenção de distribuições estatísticas de valores de sobretensões na rede em diversas situações de manobra, possibilitando cálculos de probabilidades de falhas no sistema elétrico.

Esta primeira versão do controlador do TNA consistia de um microcomputador de 8 bits (Intel 8085), ligado a um computador de maior porte (VAX 780) usando uma linha de tempo compartilhado, como mostrado no diagrama de blocos da fig. 2. Na realidade, o processamento era quase todo executado no VAX. A função básica do micro era permitir o controle e a aquisição dos dados em tempo real, o que de outro modo exigiria um computador dedicado.

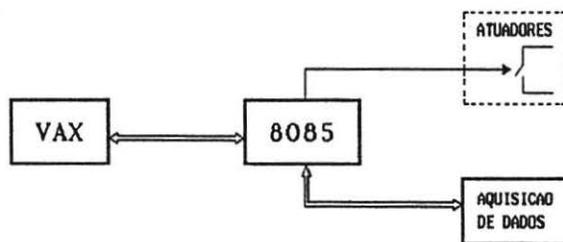


Fig. 2 - Primeira versão do Controlador do TNA.

Com o desenvolvimento contínuo dos microprocessadores e o advento dos processadores digitais de sinais (DSP), foi se delineando o prosseguimento natural do primeiro controlador, que seria um novo sistema utilizando micros mais poderosos e capaz de operar independente de qualquer outro sistema de processamento.

3. ARQUITETURA DO NOVO SISTEMA

A arquitetura proposta utiliza técnicas de processamento distribuído para otimizar o tempo total de processamento em cada simulação do TNA. Este tempo inclui: geração estatística dos instantes de chaveamento, controle em tempo real dos disjuntores e análise dos resultados.

Com a arquitetura distribuída, uma análise simples dos resultados - como por exemplo a determinação do valor de pico, pode ser efetuada em tempo real, paralelamente à execução da simulação. O tempo de processamento para análises mais sofisticadas depende do processador

empregado. No caso, um sistema de processamento de sinais (tipo *RISC*) é a escolha mais adequada, por sua velocidade.

O diagrama em blocos do sistema é mostrado na fig. 3. A comunicação entre o processador central e os processadores de sinal é do tipo mestre-escravos, através de memórias dual-port. O controle do barramento de endereços e dados das memórias é determinado pelo processador central.

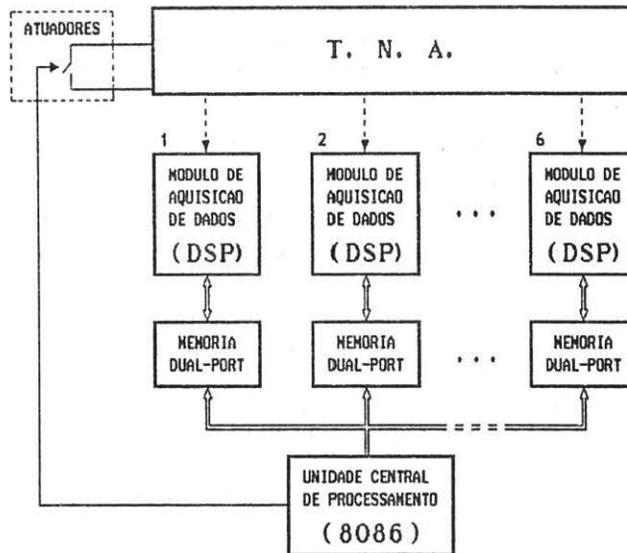


Fig. 3 - Diagrama em blocos do sistema.

A unidade central de processamento, ou CPU, foi desenvolvida no CEPEL para aplicação em diversos projetos daquele centro. Suas principais características são:

- Microprocessador de 16 bits (Intel 8086) + coprocessador aritmético (8087) + 1M bytes de memória.
- Uma porta paralela padrão IEEE-488 (*GPIB*), utilizada para comunicação de dados com equipamentos de medição (osciloscópios, analisadores de espectro), equipamentos de exteriorização de resultados (registradores gráficos) e micros do tipo IBM-PC para armazenamento de dados.
- Duas portas seriais do tipo RS-232, sendo a primeira utilizada para comunicação com um terminal gráfico para interface homem-máquina e controle do sistema e a segunda porta disponível para comunicação com micros IBM-PC que não possuam interface IEEE 488 e com computadores de maior porte.

As principais funções da CPU mestre são:

- Controle dos tempos de chaveamento dos atuadores.
- Execução de manobras em TNA por parâmetros estatísticos.
- Programação dos parâmetros para aquisição e processamento de dados.
- Interface homem-máquina.
- Comunicação de dados através de portas paralela e serial.
- Geração de gráficos em plotters, utilizando a linguagem gráfica HPGL.

A unidade de aquisição de dados, desenvolvida especificamente para este projeto, apresenta como principais características:

- Processador digital de sinais, ou DSP (Motorola 56001).
- Circuitos de condicionamento de sinal e conversão analógica-digital.
- Memória *dual-port* de 64 kbytes para armazenamento temporário das formas de onda dos transitórios.

4. DESCRIÇÃO DO FUNCIONAMENTO

O funcionamento e a implementação deste novo sistema serão descritos nos próximos itens. No item 4.1 é mostrada a operação dos atuadores. No item 4.2 são definidas as características para aquisição e processamento dos dados.

4.1 UNIDADES DE ATUADORES

O objetivo dos estudos de TNA é o de verificar o comportamento dos sistemas de energia elétrica quando submetidos a uma série de manobras de energização e aplicação de curto-circuitos, ou em face a uma nova estratégia de operação e controle.

As manobras de energização dos sistemas elétricos utilizam em sua maioria a técnica do resistor de pré-inserção para redução das sobretensões durante o chaveamento. Esta técnica consiste na utilização de um resistor R e duas chaves mecânicas A e P em cada uma das três fases. A fig. 4 apresenta um diagrama do circuito para uma única fase. A manobra de energização é realizada em duas etapas. Na primeira etapa, fecha-se a chave auxiliar trifásica 'A', iniciando a energização através do resistor 'R' para amortecimento dos transitórios. Na etapa seguinte, fecha-se a chave principal trifásica 'P', retirando o resistor de pré-inserção do sistema, concluindo-se a manobra.

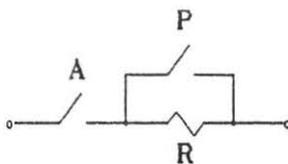


Fig. 4 - Disjuntor com resistor de pré-inserção

As características mecânicas das chaves devem ser também consideradas. Os tempos de fechamento de uma chave trifásica podem ser representados por uma distribuição normal, na qual o valor médio representa o comando de fechamento (ponto de alvo). Esta situação é ilustrada na fig. 5.

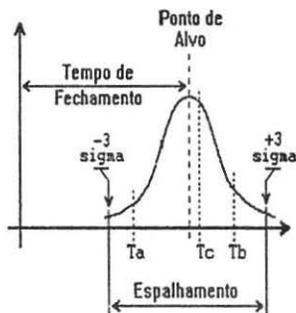


Fig. 5 - Tempo de chaveamento da chave trifásica.

Como não há sincronização entre o tempo de fechamento dos contatos e a onda de tensão, o instante de comando da chave é uma variável randômica, que obedece uma distribuição uniforme com parâmetros definidos. Ângulos de referência variando entre 0° e 360° elétricos permitem considerar todas as possíveis tensões no instante de fechamento dos contatos.

No caso dos sistemas utilizando resistores de pré-inserção, o fechamento dos contatos auxiliares pode também ser modelado por uma distribuição normal. Conforme observado na fig. 6, o tempo de fechamento dos contatos auxiliares é determinado a partir do tempo de fechamento dos contatos principais.

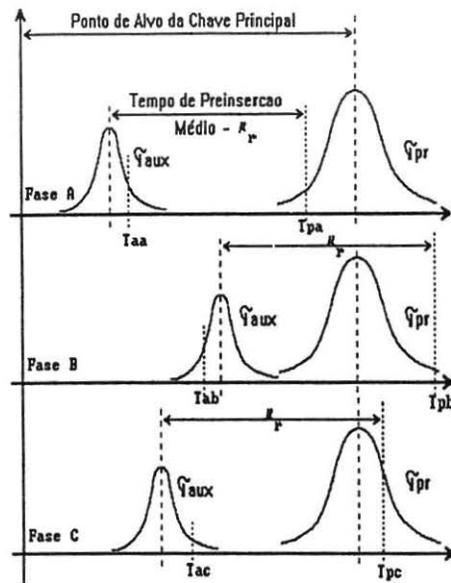


Fig. 6 - Temporização dos contatos "A" e "P".

O procedimento para abertura de chaves num circuito indutivo deve ser também considerado para as simulações em TNA. Durante a operação de um sistema de potência, a abertura de disjuntores deve ser efetuada no instante em que a corrente for nula, caso contrário o disjuntor será submetido a uma sobretensão capaz de danificá-lo.

O sistema de atuadores é formado por dois conjuntos de chaves, com função de executar as manobras programadas de energização e aplicação de curto-circuitos no TNA. Os dois conjuntos de chaves possuem cada qual 12 contatos e têm suas características apresentadas a seguir. O primeiro conjunto é o dos Relés com contato de Mercúrio, e o segundo conjunto é o das Chaves Eletrônicas.

A principal utilização do conjunto de relés de mercúrio está nas manobras de energização do TNA, com aplicação do resistor de pré-inserção e variação estatística dos tempos de fechamento. As principais características do conjunto são:

- Tempo de atuação (fechamento e abertura) determinado por comando vindo da CPU.
- Resistência zero quando FECHADO e resistência infinita quando em ABERTO, comportando-se como uma chave ideal.
- Atraso de atuação determinado através de medições em laboratório. Os atrasos médios de fechamento e abertura são de 1,2 ms e 3,0 ms, respectivamente. Estes atrasos são compensados por software na CPU.

As chaves eletrônicas são dispositivos desenvolvidos para aplicação em estudos de TNA, utilizando semicondutores de potência para chaveamento de circuitos indutivos. Suas principais

características são:

- Tempo de fechamento determinado pela CPU;
- Tempo de abertura comandado pela CPU e executado após a primeira passagem por zero da corrente sobre a chave comandada, permitindo o chaveamento de circuitos indutivos com a mínima geração de transitórios;
- Utilização de MOS-FET de potência, o qual apresenta baixa resistência quando saturado (chave fechada) e alta resistência quando cortado (chave aberta);
- Atraso de atuação da ordem de μs , o que é irrelevante para os estudos de TNA.

4.2. UNIDADES DE AQUISIÇÃO DE DADOS

Os fenômenos estudados no TNA são situados em uma faixa de frequências de 0 a 2500 Hz, aproximadamente. Para que os resultados sejam amostrados com um mínimo de 10 pontos por ciclo, o intervalo de amostragem deve ser menor que 40 μs .

Por outro lado, estes fenômenos são normalmente analisados com uma duração de até 200 ms, pois após este período os transitórios já foram amortecidos no sistema elétrico analisado. Assim, cada forma de onda requer um mínimo de 5000 pontos medidos. No entanto, alguns estudos específicos procuram análises de maior duração. Só que nestes casos, as frequências envolvidas são mais baixas. Então, se o sistema permitir a utilização de taxas de amostragem variadas, múltiplas da taxa base, a mesma capacidade de memória pode ser usada.

Considerando aceitável para a conversão analógica-digital, uma precisão de 9 bits (0,5%), com mais 1 bit para o sinal, temos então definidos os requisitos básicos para o sistema de medição.

Os resultados mais importantes de uma simulação em TNA são os valores de pico das tensões ou correntes resultantes. Estes valores são utilizados para avaliação dos níveis de isolamento necessários para evitar falhas no equipamento do sistema elétrico.

No entanto, é desejável que o processamento dos resultados contemple outros tipos de estudos. Em alguns casos, é também importante o cálculo da energia dissipada em determinados componentes, como nos para-raios. Este cálculo envolve uma integração numérica. Outros equipamentos, como válvulas a tiristores, são sensíveis não somente aos valores de pico de tensão, mas também à taxa em que estes valores são aplicados (derivadas). Mesmo o conteúdo harmônico do sinal é importante para determinadas análises.

Portanto é necessário que haja capacidade de processamento suficiente para analisar os resultados de um estudo. A primeira idéia do sistema previa um único processador, que controlasse os chaveamentos no TNA e posteriormente analisasse as curvas armazenadas. No entanto, em vista do grande número de casos necessários a um estudo estatístico, variando os instantes de chaveamento como descrito no item anterior, este esquema se tornaria ineficiente, atrasando bastante o resultado de um estudo. Daí surgiu então a estrutura proposta, utilizando processamento distribuído.

A unidade de aquisição de dados é constituída por seis módulos, do tipo apresentado na fig. 7. Cada módulo é controlado por um processador digital de sinais e é capaz de processar até seis sinais analógicos de entrada, normalmente uma tensão e uma corrente trifásicas. Desta forma, a capacidade total do sistema de aquisição é de trinta e seis (36) canais de entrada.

A topologia dos módulos permite retenção simultânea dos sinais e gatilhamento simultâneo dos seis módulos de aquisição pela unidade de processamento. O resultado é a aquisição de todos os canais de entrada nos mesmos instantes de tempo. Isto é importante para garantir a precisão de cálculos que envolvem diversos canais de entrada, como por exemplo, o cálculo da energia dissipada em um para-raios.

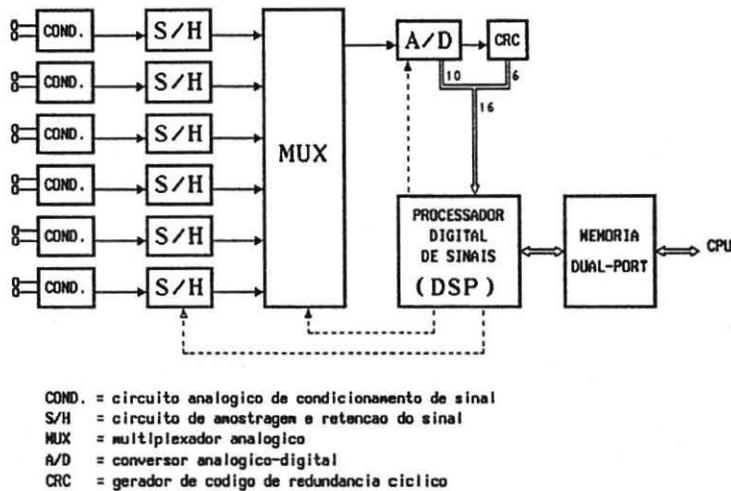


Fig. 7 - Módulo de aquisição de dados.

O conversor A/D é de 10 bits, com excursão de sinal entre +10 volts e -10 volts, resultando numa resolução de 19,5 mV. O tempo de conversão é de 6 μ s e o intervalo mínimo de amostragem, incluindo o armazenamento da informação, é de 10 μ s. Este intervalo pode ser aumentado pelo software do DSP, de acordo com parâmetros enviados pela CPU mestre.

O gerador de Código de Redundância Cíclica, ou CRC, fornece um sinal de 6 bits, armazenado junto com o sinal de saída do conversor A/D. Sua função é permitir a verificação da integridade do sinal digital armazenado, tanto pelo DSP como pela unidade de processamento.

Cada unidade de aquisição de dados possui um banco de memória com capacidade para armazenamento de 32768 palavras de 16 bits. (O mínimo necessário seria 6 canais x 5000 pontos cada = 30000 palavras). Seu projeto permite a execução do compartilhamento, isto é, durante a aquisição de dados o banco funciona sob o controle do DSP, que armazena os dados vindos do conversor A/D e processa os resultados. Terminado o processo de aquisição, o banco de memória passa a ser controlado pela CPU. Esta estratégia permite o processamento imediato dos dados.

5. RESULTADOS OBTIDOS

Durante o desenvolvimento deste equipamento, diversos estudos de redes de energia elétrica em TNA têm sido realizados, utilizando parte de sua capacidade de processamento. Estes estudos são de interesse de diversas empresas do setor elétrico brasileiro, e incluem estudos de energização de linhas, de transformadores e de bancos de capacitores, estudos de compensação série, de funcionamento de relés de proteção e de sistemas de compensação estática, entre outros. Em todos os estudos, o sistema com processamento distribuído comprovou sua flexibilidade e a adequação de sua arquitetura à aplicação proposta.

Alguns trabalhos típicos realizados no TNA do CEPEL com o protótipo do equipamento descrito são citados na bibliografia. Uma forma de onda de tensão devida à energização de um transformador é mostrada na fig. 8. O estudo foi realizado com uma variação estatística de 200 instantes diferentes de chaveamento.

ENERGIZACAO DO TRANSFORMADOR 345/230/13.8KV SE BAN PELO 345KV

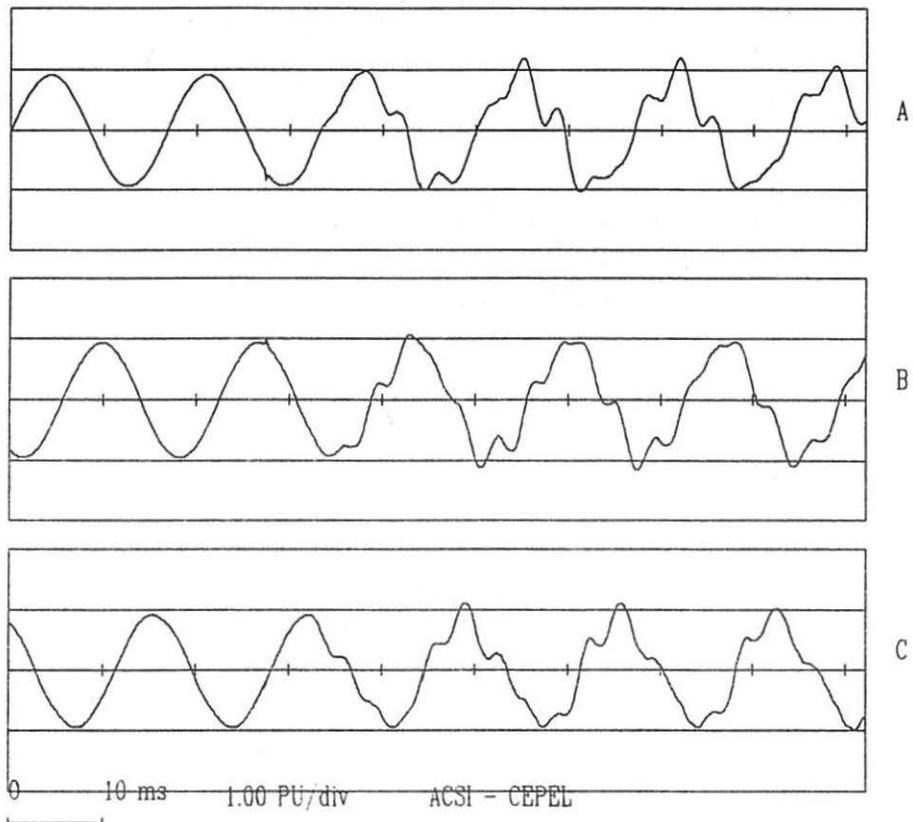


Fig. 8 - Forma de onda de tensão devida à energização de um transformador.

6. CONCLUSÕES

Foi apresentado um sistema de processamento distribuído, consistindo de um processador de 16 bits e diversos processadores de sinal, em um esquema mestre-escravos. As principais conclusões tiradas deste projeto são descritas a seguir.

O protótipo do sistema de Controle e Aquisição de Dados do TNA teve um desempenho de alto nível, tanto no processo de aquisição de sinais de tensão e corrente, quanto no controle de manobras com chaveamento de contatos. A arquitetura distribuída otimizou a eficiência dos estudos no TNA, permitindo aproveitar ao máximo a capacidade de processamento do sistema, sem prejuízo da operação em tempo real.

É importante ressaltar que, embora na aplicação descrita o controle dos atuadores seja previamente determinado, a arquitetura do sistema permite que os chaveamentos sejam decididos em função de variáveis obtidas em tempo real nas unidades de aquisição de dados. Isto permite a implementação de um controlador de processos de alto desempenho e uso geral, em malha fechada.

7. REFERÊNCIAS

- [1] Lira, F.J.; Roitman, M.; Nascimento, R.B. (Julho, 1983). "Um Sistema de Controle e Aquisição de Dados Através da Interação Micro-Minicomputador" - *X Seminário Integrado de Software e Hardware*. Campinas.
- [2] EPRI (1986). "*Electromagnetic Transients Program (EMTP) Application Guide*".
- [3] Astrom, K.J.; Wittenmark, B. (1984). *Computer Controlled Systems Theory and Design*. Prentice-Hall.
- [4] Franklin, G.F.; Powel, J.D. (1980). *Digital Control of Dynamic Systems*. Reading Mass., Addison-Wesley.
- [5] Pinheiro, R.P.; Fernandes, J.H.; Tannuri, J.G.; Patrão, J.; Zanetta Jr., L.C.; Ferreira, C.; Ross, R.P.D. (Abril, 1986). "Sistema de 500 kV da Eletronorte Com Compensação Série, Estudos de Sobretensões Nos Bancos de Capacitores Série e Análise das Sobretensões No Sistema" - *VIII SNPTEE (Seminário Nacional de Produção e Transmissão de Energia Elétrica)* - CESP, São Paulo.
- [6] Oliveira, G.S.G.; Ping, W.W.; Szechtman, M.; Drummond, M. (1987). "Estudos de TNA e Digitais Para Especificação do Compensador Estático de Reativos da S.E. Ouro Preto 2 da CEMIG" - *IX SNPTEE* - CEMIG, Belo Horizonte.
- [7] Ross, R.P.D.; Oliveira, G.S.G.; Júnior, G.C.; Mendonça, A.B.; Kotlarewski, J. (Outubro, 1991). "Simulação no TNA do Sistema de 765 kV de FURNAS com Compensação Série e Relés de Ondas Trafegantes" - *XI SNPTEE* - FURNAS, Rio de Janeiro.