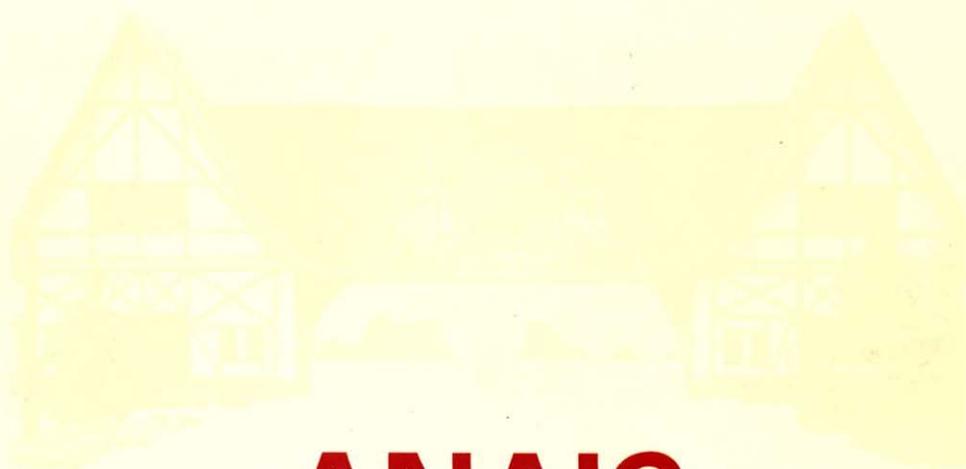


**IX Simpósio Brasileiro de
Arquitetura de Computadores
Processamento de Alto Desempenho**



ANAIS

**Campos do Jordão - SP
Outubro de 1997**

SBAC-PAD'97

IX SIMPÓSIO BRASILEIRO DE ARQUITETURA DE COMPUTADORES - PROCESSAMENTO DE ALTO DESEMPENHO

Campús do Jordão - SP, 7 a 10 de outubro de 1997
Universidade de São Paulo

ANAIS

PROMOÇÃO:

Comissão Especial de Arquitetura de Computadores e
Processamento de Alto Desempenho
SBC - Sociedade Brasileira de Computação

ORGANIZAÇÃO:

Laboratório de Sistemas Integráveis
Escola Politécnica da USP

PATROCÍNIO:

CNPq
DIGITAL
FAPESP
FINEP

Editado por:

Edson Toshimi Midorikawa
Liria Matsumoto Sato
Sérgio Takeo Kofuji
Laís do Nascimento Salvador

Laboratorio de Sistemas Integraveis
Departamento de Engenharia Eletrônica
Escola Politécnica da USP
Avenida Prof. Luciano Gualberto, travessa 3, nº 158
05508-900 - São Paulo - SP
Telefone: (011) 818-5589
Fax: (011) 818-5664
E-mail: liria@pcs.usp.br ou emidorik@lsi.usp.br

Simpósio Brasileiro de Arquitetura de Computadores - Processamento de Alto
Desempenho (9.: 1997 : Campos do Jordão - SP)
Anais / IX Simpósio Brasileiro de Arquitetura de Computadores -
Processamento de Alto Desempenho ; editado por Edson T. Midorikawa, Liria
Matsumoto Sato, Sérgio Takeo Kofuji, Laís do Nascimento Salvador. - São Paulo:
Escola Politécnica da USP, 1997.

xi, 608p. : il.

1. Arquitetura de Computadores - Congressos. 2. Informática - Congressos

I. Sociedade Brasileira de Computação II. Título.

Apresentação

É alvissareiro para nós saber da conclusão das primeiras máquinas de processamento de alto desempenho paralelo e distribuído construídas no país com possibilidades de competitividade comercial, cuja a tecnologia através do programa PAD da Finep, está sendo transferida para iniciativa privada.

A busca de processamento de alto desempenho a baixo custo tem sido, nos últimos anos, uma meta prioritária por instituições e empresas de todo o mundo e a imensa evolução da microeletrônica, com microprocessadores e pastilhas de memória cada vez mais complexas e rápidas, tornou essa meta possível de ser atingida mesmo em países subdesenvolvidos.

Algumas das máquinas de alto desempenho aqui desenvolvidas possuem características que as tornam bastante competitivas em nível mundial, podendo eventualmente nosso país nesta área tornar-se um centro desenvolvedor de grande importância devido ao baixo custo de nossa engenharia.

O IX Congresso Brasileiro de Arquitetura de Computadores e Processamento de Alto Desempenho "SBAC-PAD" está mostrando exatamente a consolidação dos grupos de pesquisas em processamento de alto desempenho, tanto no que tange a área de software como na área de hardware.

Todos desenvolvimentos que prevíamos no IV SBAC-PAD realizado em 1992, foram atingidos e a consolidação das máquinas desenvolvidas depende hoje mais de desenvolvimentos em software básico e aplicativo e de redes de comunicação mais eficientes do que o desenvolvimento de novas estruturas arquitetoriais.

Encerrando nossas considerações acredito que podemos encarar o futuro como moderado otimismo e envio a todos os participantes meus votos de sucesso em suas contribuições.

Atenciosamente

São Paulo, 15 de setembro de 1997.

Prof. Dr. João Antonio Zuffo
Coordenador Geral do IX SBAC-PAD

SBAC-PAD'97

IX SIMPÓSIO BRASILEIRO DE ARQUITETURA DE COMPUTADORES - PROCESSAMENTO DE ALTO DESEMPENHO

Coordenação Geral do Evento

João Antonio Zuffo (LSI - EPUSP)

Comissão de Programa

Coordenadora: Liria Matsumoto Sato (PCS - EPUSP)

Coordenadores de Áreas:

Arquitetura:	Sergio Takeo Kofuji (LSI-EPUSP)
Software Básico e Ferramentas:	Liria Matsumoto Sato (PCS-EPUSP)
Aplicações:	Jairo Panetta (IEAv-CTA)
Algoritmos:	Siang Wun Song (IME-USP)

Membros:

Cláudio Luis Amorim (COPPE-UFRJ)	Liria Matsumoto Sato (PCS-EPUSP)
Eduardo Whitaker Bergamini (INPE)	Orlando Loques (UFF)
Eliseu M. Chaves Filho (COPPE-UFRJ)	Philippe Navaux (UFRGS)
Eugenius Kaszhurewicz (COPPE-UFRJ)	Sergio Takeo Kofuji (LSI-EPUSP)
Jairo Panetta (IEAv-CTA)	Siang Wun Song (IME-USP)
Jean-Luc Gaudiot (EE-USC - USA)	Rafael Dueire Lins (UFPE)
João Antonio Zuffo (LSI-EPUSP)	Nader Babherzadeh (ECE/UC-Irvine)
João Paulo Kitajima (DCC-UFMG)	Onofre Trindade Jr. (ICMSC/USP)
Júlio Salek Aude (NCE-UFRJ)	

Comissão Organizadora

Coordenador: Sergio Takeo Kofuji (LSI-EPUSP)

Arranjos Locais: Laís do Nascimento Salvador (LSI - EPUSP)

Editoração: Edson Toshimi Midorikawa (LSI - EPUSP)

Publicidade: Li Kuan Ching (LSI - EPUSP)

Infra-Estrutura em Redes: Volnys Borges Bernal (LSI - EPUSP)

Projeto Gráfico: Matteo Nava (LSI-EPUSP)

Sociedade Brasileira de Computação (SBC)

Diretoria

Presidente: Silvio Romero L. Meira (UFPE)

Vice-Presidente: Flavio Rech Wagner (UFRGS)

Diretor de Eventos e Comissões Especiais: Joao Paulo F. Kitajima (UFMG)

Diretor Administrativo: Guilherme Horta Travassos (UFJR)

Diretor de Educação: Jose Carlos Maldonado (USP/SC)

Diretor de Publicações: Claudia Bauzer Medeiros (UNICAMP)

Diretor de Planejamento e Programas Especiais: Tarcisio Pequeno

Diretor das Secretarias Regionais: Iara Terezinha Pereira Claudio (PUC/RS)

Diretor de Finanças: Fabio Q. B. Silva (UFPE)

Diretor da Editora SBC: Clarindo Isaias P.S.E. Padua (UFMG)

Diretor de Divulgação e Marketing: Eratóstenes Edson de Araújo (Softex)

Conselho (1995-1999)

Paulo César Masiero (USP/SC)

Sérgio Bampi (UFRGS)

Claudio Kirner (UFSCar)

Paulo Roberto Freire Cunha (UFPE)

Claudio Leonardo Lucchesi (UNICAMP)

Conselho (1997-2001)

Roberto da Silva Bigonha (UFMG)

Siang Wun Song (USP)

Julio Cesar Sampaio do Prado Leite (PUC-RJ)

Daniel Schwabe (PUC-RJ)

Ricardo Augusto da Luz Reis (UFRGS)

Conselho - Suplentes (1997-1999)

Rosa Maria Viccari (UFRGS)

Itana Maria Gimenez (UEM)

Ricardo Anido (UNICAMP)

Maria Elenita do Nascimento (UnB)

Therezinha Souza de Costa (PUC-RJ)

Avaliadores de Trabalhos

Alessandra Dahmer (UFRGS)
Alexandre M. Meslin (NCE-UFRJ)
Alexandre Sztajnberg (UERJ)
Ana C. Vieira de Melo (IME-USP)
André Melon Barroso (UFF)
Chung-Ta Cheng (EE-USC - USA)
Cláudio Luis Amorim (COPPE-UFRJ)
Cláudio M. P. Santos (NCE-UFRJ)
Cristiana Bentes Seidel (UERJ)
Cristiano Costa (UCPEL)
Denise Bandeira da Silva (UFRGS)
Djalma M. Falcão (COPPE-UFRJ)
Edil S. T. Fernandes (COPPE-UFRJ)
Enrique V. C. Erazo (COPPE-UFRJ)
Eduardo A. B. da Silva (COPPE-UFRJ)
Eduardo Whitaker Bergamini (INPE)
Eliseu M. Chaves Filho (COPPE-UFRJ)
Eugenius Kaszhurewicz (COPPE-UFRJ)
Felix C. G. Santos (UFPE)
Flávio Soares C. da Silva (IME-USP)
Genésio Gomes da Cruz Neto (UFPE)
Heraldo L. S. Almeida (COPPE-UFRJ)
Inês de Castro Dutra (COPPE-UFRJ)
Jairo Panetta (IEAv-CTA)
Jean-Luc Gaudiot (EE-USC - USA)

José Luis Gómez-Cipriano (UFRGS)
João Antonio Zuffo (LSI-EPUSP)
João Paulo Kitajima (DCC-UFMG)
Júlio Salek Aude (NCE-UFRJ)
Julius Leite (CAA-UFF)
Liria Matsumoto Sato (PCS-EPUSP)
Luciano Porto Barreto (UCS)
Luis Fernando P. de Castro (UFRGS)
Márcia de Barros Correia (UFPE)
Márcio de Oliveira Barros (NCE-UFRJ)
Marcos Dimas Gubitoso (IME-USP)
Nader Babherzadeh (UC-Irvine - USA)
Onofre Trindade Jr. (ICMSC/USP)
Orlando Loques (CAA-UFF)
Philippe O. A. Navaux (UFRGS)
Rafael Dueire Lins (UFPE)
Rafael Ramos dos Santos (UFRGS)
Ricardo M. F. Lima (UFPE)
Ronaldo A. de L. Gonçalves (DIN-UIEM)
Sergio Takeo Kofuji (LSI-EPUSP)
Siang Wun Song (IME-USP)
Stella C. da Silva Porto (CAA-UFF)
Yangfeng Su (COPPE-UFRJ)
Wen-Yen Lin (EE-USC - USA)

Sumário

Tutoriais

Mapping Tasks onto Heterogeneous Computing Systems, <i>Howard J. Siegel, Muthucumar Maheswaran</i> (Purdue University – EUA)	3
Performance Study of a Multithreaded Superscalar Microprocessor, <i>Manu Gulati</i> (NexGen – EUA), <i>Nader Bagherzadeh</i> (University of California at Irvine – EUA).....	19
Memory Management in Shared Memory Architectures: a tutorial, <i>Rafael D. Lins</i> (UFPE).....	31
Performance Analysis Using SvPablo, <i>Luiz De Rose</i> (University of Illinois at Urbana-Champaign – EUA).....	47

Sessão Técnica: Arquiteturas 1

Mecanismo de Busca Especulativa de Múltiplos Fluxos de Instruções, <i>Rafael R. dos Santos, Philippe O. A. Navaux</i> (II/UFRGS).....	65
Efeito da Execução Especulativa no Desempenho e no Balanceamento de Arquiteturas Super Escalares, <i>Eliseu M. C. Filho, Edil S. T. Fernandes</i> (COPPE/UFRJ)	79
Implementação e Avaliação do Controlador de Protocolos do NCP2, <i>Rodrigo dos Santos, Malena Hor-Meyll, Marcelo de Maria, Raquel Pinto, Lauro Whately, Ricardo Bianchini, Claudio L. de Amorim</i> (COPPE/UFRJ).....	93

Sessão Técnica: Software Básico e Ferramentas 1

Implementação do Padrão Pthreads sobre o Sistema Operacional Mulplex, <i>Márcio de Oliveira Barros, Júlio Salek Aude</i> (NCE/UFRJ).....	107
-M-PVM: An Implementation of PVM for Mutithreaded and Shared-Memory Environments, <i>Claúdio M. P. Santos, Júlio Salek Aude</i> (NCE/UFRJ)	123

Sessão Técnica: Software Básico e Ferramentas 2

Mecanismo de Tolerância a Falhas para a Linguagem Distribuída DPC++, <i>Maurício Lima Pilla, Marcos Ennes Barreto, Rafael R. dos Santos</i> (II/UFRGS), <i>Gerson G. H. Cavalheiro</i> (INPG-IMAG/França), <i>Philippe O. A. Navaux</i> (II/UFRGS)	139
Deteção de Breakpoints em Programas MPI, <i>Marcelo L. N. Pinheiro, Lúcia M. A. Drummond</i> (UFF), <i>Valmir C. Barbosa</i> (COPPE/UFRJ).....	153

Um Sistema de Arquivos Distribuídos Tolerantes a Falhas para UNIX Compatível com o NFS, <i>Mário Magalhães Leboutte, Taisy Silva Weber</i> (II/UFRGS)	167
Experimentos com um Algoritmo Distribuído para Troca Ordenada de Mensagens entre Tarefas que Migram, <i>Nicholas C. Couri, Stella C. S. Porto</i> (CAA/UFF), Valmir C. Barbosa (COPPE/UFRJ)	185
Sessão Técnica: Aplicações	
Neural Discriminating Analysis for a Nonintrusive Electrical Load Monitoring System, <i>José M. Seixas, Luiz P. Calôba, C.B. Prado</i> (COPPE/UFRJ), <i>João C.R. Aguiar</i> (CEPEL).....	201
Avaliação da Confiabilidade de Sistemas Compostos de Geração-Transmissão de Energia Elétrica em Computadores Paralelos, <i>Carmen L. T. Borges, Djalma</i> <i>M. Falcão</i> (COPPE/UFRJ), <i>João C. O. Mello, Albert C. G. Melo</i> (CEPEL)	211
Evaluating the Trade-offs in the Parallelization of Probabilistic Search Algorithms, <i>Rodrigo L. Carceroni, Wagner Meira Jr., Robert J. Stets</i> (University of Rochester - EUA)	225
Sessão Técnica: Software Básico e Ferramentas 3	
Mixing Symbolic and Ternary Simulation Techniques for the Verification of Processor-Based Systems, <i>Flávio Miana, Júlio C. de Melo</i> (CPDEE/UFMG), <i>Claudionor N. Coelho Jr, Patricia Nattrodt, Antônio O. Fernandes</i> (DCC/UFMG)	241
Estimated and Observed Performance of Heuristic Algorithms for Task Scheduling on Heterogeneous Processors, <i>João P.W. Kitajima</i> (DCC/UFMG), <i>Stella C.S. Porto</i> (CAA/UFF)	253
Técnicas para Avaliação do Desempenho de Arquiteturas Super Escalares, <i>Gabriel Pereira da Silva, Edil S. T. Fernandes</i> (COPPE/UFRJ)	269
Benchmarking FALCON's MATLAB-to-Fortran 90 Compiler on an SGI Power Challenge, <i>Luiz De Rose, David Padua</i> (UIUC/EUA)	285
Sessão Técnica: Arquiteturas 2	
Avaliando a Técnica de Previsão Dinâmica da Passagem de Locks em Sistemas DSM, <i>Cristiana Bentes Seidel</i> (UERJ), <i>Ricardo Bianchini, Claudio Luis de</i> <i>Amorim</i> (COPPE/UFRJ)	301
Efeito do Escalonamento Baseado no Perfil de Programas em Arquiteturas VLIW com Capacidade de Execução Condicional, <i>Ana Dolesi Santos</i> (UFF), <i>Edil Severiano Tavares Fernandes</i> (COPPE/UFRJ)	317

Network Subsystems in MPPs: Where Did All the Performance Go?, <i>Dorgival O. Guedes, Larry L. Peterson</i> (University of Arizona – EUA)	333
--	-----

Sessão Técnica: Software Básico e Ferramentas 4

Automated Scalability Prediction via Data Parallel Compiler Support, <i>Celso L. Mendes</i> (DPI/INPE), <i>Daniel A. Reed</i> (UIUC/EUA)	349
Supporting Multiple Memory Consistency Models on a Shared Virtual Memory Parallel Programming Environment, <i>Alba C. M. de Melo Balaniuk</i> (UnB)	365

Sessão Técnica: Software Básico e Ferramentas 5

Introduzindo o Paralelismo OU na Programação em Lógica com Restrições, <i>Patrícia Kayser Vargas, Cláudio Fernando Resin Geyer</i> (II/UFRGS)	381
Parallel Alchemist: a Visual Environment for Parallel Software Development with Shared Memory Programming Models, <i>Márcio de Oliveira Barros, Júlio Salek Aude</i> (NCE/UFRJ)	397
PVM x MPI: Um Estudo Comparativo em Redes de Workstations, <i>Gustavo S. Rímolo, José N.C. Árabe</i> (DCC/UFGM)	413
Anomalia da herança em Programação Concorrente Orientada a Objetos: Uma Proposta de Tratamento. <i>Lais do Nascimento Salvador</i> (LSI/EPUSP), <i>Liria M. Sato</i> (PCS/EPUSP)	431

Sessão Técnica: Algoritmos

Um modelo distribuído para a alocação e gerência de processadores em multicomputadores, <i>César A. F. De Rose</i> (Universidade de Karlsruhe / Alemanha), <i>Philippe O. A. Navaux</i> (II/UFRGS)	447
A parallel algorithm for solving tridiagonal linear systems on coarse grained multicomputer, <i>Einar L.G. Saukas, Siang W. Song</i> (IME/USP)	463

Sessão Técnica: Software Básico e Ferramentas 6

Balanceamento Interno de Carga em um Ambiente Distribuído, <i>Luiz Chaimowicz, José N. C. Árabe</i> (DCC/UFGM)	475
Aplicando um sistema de execução de programas no suporte a linguagens paralelas orientadas a objetos, <i>Hermes Senger</i> (LSI/EPUSP), <i>Liria M. Sato</i> (PCS/EPUSP) e <i>Lais do Nascimento Salvador</i> (LSI/EPUSP)	493
Communion: towards a cooperative strategy high-performance memory management, <i>Edson T. Midorikawa</i> (LSI/EPUSP), <i>Liria M. Sato</i> (PCS/EPUSP)	509

Comunicações

Dados Preliminares: Um Experimento de Paralelização para a Segmentação de Imagens Landsat-TM, *Silene de F. Fernandes, Antônio M.l V. Monteiro* (DPI/INPE)..... 527

TFPS: Um Sistema de Pré-processamento de Traces para Auxiliar na Visualização de Programas Paralelos, *Denise Stringhini, Phillipe O. A. Navaux* (II/UFRGS) 533

Análise do custo de comunicação em aglomerados de estações, *Hermes Senger* (LSI/EPUSP), *Liria M. Sato* (PCS/EPUSP) 539

High Performance Pseudo-Spectral Fluid Flow Computations at NACAD/COPPE/UFRJ, *Norberto Mangiavacchi, Álvaro L. G. A. Coutinho, N. F. F. Ebecken* (NACAD-COPPE/UFRJ) 545

Iniciação Científica

Modelagem Paralela em Anel do “Ray Tracing”, *Daniel Câmara, André L. Pires Guedes* (UFPR)..... 553

MEPA: Arquitetura Educacional para Execução em Pascal, *Tatiana Gadelha Serra, Ivan Saraiva Silva, Galileu Batista de Souza* (UFRN) 557

Arquitetura PRAM: Estudo de Viabilidade, *Helena Lai, Ivan Saraiva Silva* (UFRN) 561

Desenvolvimento de um Núcleo de Comunicação Multithread para um Ambiente Heterogêneo, *Iuri Vieira de Moraes, Jaqueline Nascimento da Cunha, Evandro Preuss* (INF/PUC-RS) 565

Programa Nacional de Processamento de Alto Desempenho - FINEP

PAD – A National Program for High Performance Computing, *Paulo S. B. Novaes, Jairo Panetta, Carlos A. Ruggiero* (FINEP) 571

The NCP₂ Distributed Shared-Memory System – Project Status, *Claudio Amorim, Ricardo Bianchini, Malena Hor-Meyll, Marcelo De Maria, Raquel Pinto, Rodrigo dos Santos, Lauro Whately* (COPPE/UFRJ) 573

The Integrated Hypersystems Project, *Sergio T. Kofuji* (LSI/EPUSP) 577

The Multiplus/Mulplex Project, *Júlio S. Aude* (NCE/UFRJ) 581

Parallel Programming Environment for the NCP II Machine, *Cláudio F. R. Geyer, Philippe O. A. Navaux* (CPGCC/UFRGS) 587

Indexing and Information Retrieval using Finep-PAD High-Performance Computers, *João P. Kitajima* (DCC/UFMG) 591

P-RIO: an Environment for Modular Parallel Programming, <i>Orlando Loques, Julius Leite</i> (CAA/UFF).....	595
A Portable Compiler for High Performance Fortran, <i>Jairo Panetta, Eduardo Voigt</i> (IEAv/CTA), <i>Celso Luiz Mendes</i> (INPE).....	601
Parallel Architectures using DSP's, <i>Célio E. Moron, José H. Saito, Sandra Abib, Marcos L. Mucheroni, Noritsuna Furuya, André Battaiola</i> (UFSCar), <i>Hanumant Sawant, Reinaldo R. Rosa, José R. Cecatto, Eduardo B. Alonso</i> (INPE)	605