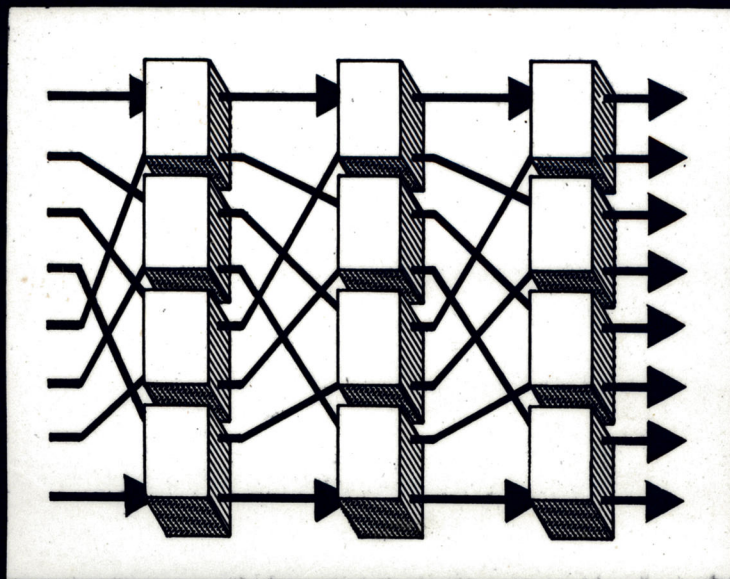




13 a 15 de maio de 1987
Gramado - Brasil

I SIMPÓSIO
BRASILEIRO DE
ARQUITETURA DE
COMPUTADORES
Processamento Paralelo



ANAIS

I SIMPÓSIO BRASILEIRO DE ARQUITETURA DE COMPUTADORES

PROCESSAMENTO PARALELO
13 A 15 DE MAIO 1987
GRAMADO, RS, BRASIL
SALA DE CONVENÇÕES DO HOTEL SERRA AZUL

A N A I S

1º SBACC

EDITOR: PHILIPPE NAVAUX

PROMOÇÃO: SBC

SOCIEDADE BRASILEIRA DE COMPUTAÇÃO
COMISSÃO ESPECIAL PARA ARQUITETURA

UFRGS

UNIVERSIDADE FEDERAL DO RIO GRANDE DO SUL

CPGCC

CURSO DE PÓS-GRADUAÇÃO EM CIÊNCIA DA COMPUTAÇÃO

CPD

CENTRO DE PROCESSAMENTO DE DADOS

APOIO: CNPq, FINEP, IBM, SBF, SBMAC

ORGANIZAÇÃO: COMISSÃO ESPECIAL PARA ARQUITETURA DE COMPUTADORES
DA SBC

- GRUPO DE ARQUITETURA DE COMPUTADORES
CPGCC-UFRGS

Simpósio Brasileiro de Arquitetura
de Computadores, Gramado, 1987.
Anais. Porto Alegre, UFRGS/SBC, 1987.

1. Arquitetura de Computadores-Simpósio.
2. Processamento Paralelo-Simpósio

COMISSÃO ORGANIZADORA

CARLOS A. DE MOURA	LNCC/CNP _q (SBMAC)
GENTIL J. LUCENA FILHO	CNP _q
MÁRIO VAZ DA SILVA FILHO	FINEP
PHILIPPE O.A. NAVAUX	UFRGS
RICARDO REIS	UFRGS
RONALDO SHELLARD	PUC-RJ (ISBF)

COMITE DE PROGRAMA

ARTHUR CATTO	CTI
CLAUDIO AMORIM	UFRJ
EDUARDO W. BERGAMINI	INPE
JAIRO PANETTA	CTA
PHILIPPE NAVAUX	UFRGS
RICARDO REIS	UFRGS
SILVIO MEIRA	UFP _e

COORDENADOR DO SIMPÓSIO: PHILIPPE NAVAUX - UFRGS

SOCIEDADE BRASILEIRA DE COMPUTAÇÃO - REGIONAL RS
DALTRÓ JOSÉ NUNES, SECRETÁRIO - CPGCC/UFRGS

ENDEREÇO: CURSO DE PÓS-GRADUAÇÃO EM CIÊNCIA DA COMPUTAÇÃO
UNIVERSIDADE FEDERAL DO RIO GRANDE DO SUL
CAIXA POSTAL, 1501
TEL. (0512) 21.84.99/21.21.61
TELEX 051/2680
90.001 PORTO ALEGRE - RS - BRASIL

APRESENTAÇÃO

O Iº SIMPÓSIO BRASILEIRO DE ARQUITETURA DE COMPUTADORES é resultado do interesse manifestado por pesquisadores, órgãos do governo, indústria e usuários, por ocasião de duas reuniões anteriores. A primeira em Recife, organizada pela SBC e FINEP, por ocasião do Congresso da SBC, em julho de 86, quando foi sugerida a criação da Comissão Especial para Arquitetura de Computadores da SBC. A segunda em outubro 86, no CTI/SEI de Campinas por ocasião de um evento político-científico sobre Processamento Paralelo.

O comitê de Programa, pretende que este primeiro Simpósio obtenha um panorama geral da pesquisa em Processamento Paralelo no Brasil, devendo ficar como um marco referencial para os próximos eventos.

O Iº SBAC-PP surgiu da necessidade de melhor compreender o significado dessa área dentro do contexto nacional e internacional. O Processamento Paralelo é uma atividade emergente no Brasil e é preciso que ela adquira rapidamente uma personalidade própria, amadurecendo a pesquisa e preparando-se a indústria para fabricar tais máquinas. É consenso do Comitê do Simpósio que a continuidade da Indústria de Informática no Brasil passa necessariamente pelo Processamento Paralelo.

O Simpósio tem por objetivo a troca de experiências entre pesquisadores, profissionais e estudantes, a apresentação de artigos e comunicações técnicas, debates através de painéis sobre a posição do Governo e da Indústria, e palestras de convidados. O Comitê espera receber 20 trabalhos no máximo e para surpresa e satisfação mais de 40 trabalhos foram submetidos o que mostra o significado que a área está tomando no Brasil.

A organização do Iº SBAC é resultado do empenho dos membros da Comissão Organizadora e Comitê de Programa que graças aos seus esforços, divulgaram o Simpósio e obtiveram recursos e apoios permitindo o sucesso deste. Portanto, expressamos nossos agradecimentos a todos aqueles que, direta ou indiretamente, contribuíram para a realização e sucesso deste evento.

Philippe Navaux
Coordenador do Simpósio

INDICE DOS TRABALHOS

- Paralelismo no Tratamento de Línguas Naturais	01
Paltonio Daun Fraga - DCEs/UFCar	
- Linguagens Funcionais e Supercomputadores	11
Sílvio Lemos Meira - Dep. Informática/UFPe	
- Compilação de Programas Seqüência P/Multiprocessamento	25
Fábio Mokarzel - ITA	
- ELECTRICAL: Uma Linguagem Para Programação Concorrente	39
Felipe Almeida - ITA	
- Um Sistema de Comunicação P/Ambiente de Multiprocessadores	41
Eliane Martins - DCA/ETE/INPE	
- Uma Família de Módulos de Multiprocessamento C/Software de Microcomputador Padrão	51
F.C. Marques, M. Marques, L.F. Costa - DCC/ICEx/UFMGX	
- O Projeto Micro-Bis	59
C.Costa, S.Toscani, T.Corso, C.Geyer, R.Oliveira - CPGCC/UFRGS	
- SUMUS - Bimicroprocessador	65
João C. Netto, A. Suzim, R. Telichevesky, T.Wagner - CPGCC/UFRGS	
- Descrição de um Sistema de "E/S" para uma Máquina Multiprocessadora	69
J.Farias, M.Matos, H.Rodrigues - CPGCC/UFRGS	
- Projetos de uma Estação "Prolog"	81
C.Amorim, V.Barbosa, E.Fernandes - COPPE/UFRJ	
- HYDRA: Um Sistema Multiprocessado Para Aplicações em Tempo-Real	87
Roberto Hexsel - Inst. de Automação/CTI	
- Sistema Hardware Para Processamento Paralelo	91
E.Cavalli, M.Zabeu - CPqD - Telebrás	
- Sistema Operacional Para Processamento Paralelo	101
E.Cavalli, M. Zabeu - CPqD - Telebrás	
- Uma Arquitetura Com Processamento Paralelo para Computação	115
Incremental - J. Diehl, Eduardo Bergamini - DCA/INPE	

- Sistema "Distribuídos Aplicados à Automação Industrial"	129
José Gonçalves dos Santos - FDTE	
- Simulação de uma Classe de Processadores Vetoriais	143
Cláudio Amorim - COPPE/UFRJ	
- Uma Arquitetura de Controle de Uma Central Telefônica Baseada em Computadores a Fluxo de Dados	151
Ildeberto Bugatti - DCE/UFSCarlos - ShusaburoMotoyama - FEE/UNICAMP	
- Análise de Arquiteturas Para Processamento de Imagens	167
Celso Mendes, Gilberto Neto, J.Mura, J.Garrido, Ricardo Souza-INPE	
- Proposta de Um Sistema Paralelo com Aplicação em Processamento de Imagens	183
Celso Mendes - INPE	
- Um Processador Paralelo para Tratamento de Imagens	199
A.Caríssími, Ph.Navaux - CPGCC/UFRGS	
- Uma Arquitetura de Memória Multiportas Simulada Através de Memória Rápidas: A Primeira Avaliação de Desempenho	205
Mário Agular - Depto. Engenharia Elétrica - UF Ceará	
- Uma Experiência de Especificação Formal de Sistemas Multiprocessadores por redes de Petri	217
M. Aguilar - Dep. Eng. Elétrica/UF Ceará	
- PCIR - MX: Uma Arquitetura RISC Multiprocessador	231
Ricardo Reis - CPGCC/UFRGS	
- Processadores Bipartidos: Aspectos de Projeto	237
Felipe França, Edil Fernandes - COPPE/UFRJS	
- Benchmark dos Array Processor FPS AP 120B e Numerix Mars 432 Visando Aplicações Estatísticas	245
Luiz de Rose - DITEC/SERPRO - Brasília, DF	
- Máquina Dedicada à Dinâmica Molecular	261
Gonzalo Travieso, J. Slaets - Inst.Física Química - USP-S.Carlos	
- Desenvolvimento de um Sistema Coprocessador para Aplicações em Processamento Numérico	263
Luciano Costa, Gonzalo Travieso, J. Slaets - Instituto de Física - USP - São Carlos	

- Análise de Desempenho e Implementação de Arquiteturas Paralelas	269
Luciano Costa, Gonzalo Travieso, Jan Slaets - Inst. Física e Química USP - São Carlos	
- Aplicações de Processamento Paralelo em Sistemas Elétricos de Potência ..	283
Mario V. F. Pereira, Mario J. Teixeira, Leslie A. Terry - CEPTEL/RJ	
- ADM: Uma Arquitetura Distribuída Multitarefa	291
Alejandro D. Martinez - Universidade de La Plata - Argentina	
- Eficiência em Processamento Pipelined - Paralelo	295
L. F. Costa, J.F.W. Slaets - Inst.Fís.Química - USP S.Carlos	
- Programação Paralela de Algoritmos de Otimização Multinível	303
C.Bottura, J.T. Costa FQ FEE/UNICAMP	
- Requisitos Básicos de um Computador Dedicado à Aritmética de Intervalo ..	305
M. Correia, E.Silva, C. Carvalho - UFPE	
- Programa de Física do Projeto Macaco	315
Maria Pol, Ronald Shellard - Dep. Física/PUC-RJ	
- Vetorização de Programas de Simulação de Teorias de Campos de Rede	319
Marcia do Amaral, Ronald Shellard - Depto. Física/PUC-RJ	
- Experimentos com Barreiras em Máquinas Paralelas	323
Jairo Panetta - CTA	
- Uma Forma Distribuída de Busca Estocástica Para Otimização Combinatória .	331
Valmir Barbosa - COPPE/UF RJ	
- Análise da Complexidade de Algoritmo Para Arquiteturas Paralelas: Estudo Técnico da Divisão e Conquista	343
Laira Toscani - CPGCC/UFGRS, Celso Ribeiro - PUCRJ	
- Classes de Computação Paralela e Exemplos de Problemas que Admitem Algoritmos Paralelos Rápidos	353
Routo Terada - Inst. Mat. e Est./USP	
- Validação Funcional de um Esquema para Tratamento de Operações Recursi....	357
vas num Grafo de Fluxo de Dados Francisco Lemos, Wilson Ruggiero - SCOPUS	
- Exploração do Paralelismo em um Algoritmo do Processamento Digital de Sinais: Critério para sua Avaliação	373
Darcy Novo - ITA, Mateus Faria - TECNASA	
- PROYECTO ARPAS - Computadora con Arquitetura Paralela de Alta Velocidad..	391
H. Cingolani, E.Ferrán, A.Ferrero, J.Nicolás, N.Praga, R.Perazzo, S.Reich, A.Ridner, J.Sinderman - Comision Nacional de Energia Atômica - B.Aires Argentina.	

- Etude et Conception de la Machine de Communication du Coprocesseur Felín393
Ph. Paul, M. Cosnard, J. Duprat, A. Guyot, B. Hochet, J.M. Muller, H. Quaicha, E. Zysman - INPG - França.	
- Relatório do Projeto ETHOS	405
Carlos José Pereira de Lucena PUC/RJ, Tadao Takahashi CPqD e outros.	
- Sistema de Multiprocessamento MPLSI 8701	415
João Antonio Zuffo - LSI/USP	
- Técnicas de Projeto Utilizados na Construção do Supermicrocomputador	441
PEGASUS - 32X e do Sistema Operacional PLURIX	
Newton Faller, M.L. Anido, P. Salenbauch - NCE-UFRJ.	

PROMOÇÃO

SBC

SOCIEDADE BRASILEIRA DE COMPUTAÇÃO
COMISSÃO ESPECIAL PARA ARQUITETURA DE COMPUTADORES

UFRGS

UNIVERSIDADE FEDERAL DO RIO GRANDE DO SUL

CPGCC

CURSO DE PÓS-GRADUAÇÃO EM CIÊNCIA DA COMPUTAÇÃO

CPD

CENTRO DE PROCESSAMENTO DE DADOS DA UFRGS

Apoio

CNPq

CONSELHO NACIONAL DE DESENVOLVIMENTO CIENTÍFICO E
TECNOLÓGICO

FINEP

FINANCIADORA DE ESTUDOS E PROJETOS

IBM

INTERNATIONAL BUSINESS MACHINES DO BRASIL

SBF

SOCIEDADE BRASILEIRA DE FÍSICA

SBMAC

SOCIEDADE BRASILEIRA DE MATEMÁTICA APLICADA E
COMPUTACIONAL

