



## 1. Introdução

Os módulos de processamento desenvolvidos compreendem dois tipos básicos: um denominado P88A, cujo processador é o iAPX88; e o outro denominado P86M, cujo processador é o iAPX86. Ambos utilizam o processador em modo máximo, suportando portanto o coprocessador numérico 8087. A P86M suporta ainda o coprocessador de entrada e saída 8089. Estes módulos possuem um circuito arbitrador do barramento Multibus baseado no 8289. Eles contêm um controlador de interrupções 8259A (dois na P86M); um controlador/temporizador 8253; um porto serial local RS-232C baseado no 8251A; um porto de 8 bits para interface com controladores de discos rígidos; dois soquetes para EPROMs que podem ser de 2716 até 27256; e um conector IEEE-P959.

A P88A suporta um ou dois conjuntos de DRAMs locais (4164 ou 41256). A P86M não possui nenhuma RAM na própria placa, mas pode acessar, através do iLBX, uma ou duas placas de memória local, cada uma com até 512 KB. A P88A contém um controlador de DMA 8237, do qual um canal é utilizado para o refrescamento da DRAM [1,2].

## 2. Arquitetura

Existem 5 barramentos funcionais nas placas processadoras (vide figura 1):

1. O barramento de sistema, Multibus;
2. O barramento local;
3. O barramento de memória local, iLBX;
4. O barramento de expansão de E/S, iSBX;
5. O barramento de discos rígidos.

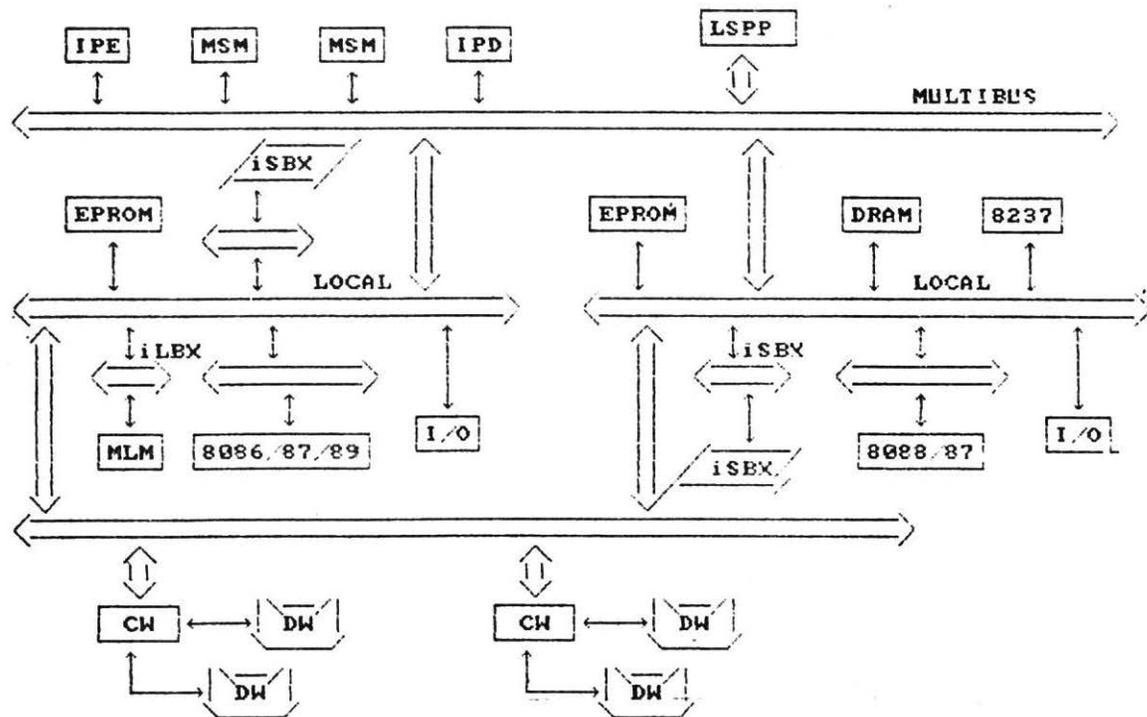
O barramento de sistema IEEE-796 (Multibus) suporta transferência de dados de 8 e 16 bits, com espaço de endereçamento de memória de 16Mb, e de E/S de 65536 portos.

O barramento local interliga o processador aos periféricos locais e aos outros barramentos, quando necessário, e tem um espaço de endereçamento de memória de 1MB, e de E/S de 32768 portos.

O barramento de memória local iLBX permite construir, em placas fisicamente distintas, extensões da memória local da P86M. Isto libera o barramento de sistema para os ciclos de acesso a recursos partilhados entre processadores.

O barramento de expansão IEEE-P959 (iSBX) possibilita a personalização dos portos de entrada e saída através de mini placas montadas sobre as placas Multibus.

O barramento de discos rígidos é usado para conectar vários controladores de disco tipo Winchester compartilhados entre vários módulos de processamento.



Nota: LSPP - Logica de selecao paralela de prioridade.

Figura 1.

O ponto chave do projeto da P88A e da P86M é a habilidade de acessar tanto a memória local quanto a memória de sistema de uma maneira flexível, e ao mesmo tempo provendo um mecanismo de restrição de endereçamento, como mostra a figura 2.

O espaço local de 1MB é dividido logicamente em 16 janelas de 64KB. A cada janela está associado 1 bit de um registrador de máscara que permite ou não o acesso a um bloco de 64KB na memória de sistema. A posição do bloco de 64KB é determinada por um registrador de 8 bits acessível por software, que fornece a base para um circuito de translação de endereços cobrindo os 16MB da memória de sistema.

O espaço de E/S é dividido pelo bit de mais alta ordem do endereço. Os endereços de 0000H a 7FFFH referem-se a dispositivos locais, e os endereços de 8000H a FFFFH são reservados aos dispositivos globais.

A comunicação entre processadores é feita pela troca de mensagens através de janelas na memória de sistema. Para se conseguir uma capacidade de comunicação mais rápida, necessária em muitas aplicações de tempo real, os processadores podem interromper um ao outro e identificar rapidamente a fonte de interrupção. Isto é feito por meio de um registrador de 8 bits acessível para escrita via Multibus e para leitura via barramento local.

Outros módulos complementares, vistos na figura 1, são:

- . MSM : placa de memória de sistema com 512KB utilizada para troca de mensagens entre processadores e compartilhamento de dados.
- . MLM : memória local para a P86M, com 512KB.
- . IPE : placa de interface para 8 terminais seriais e uma impressora Centronics.
- . IPD : placa de interface para disquetes, controladores de discos rígidos, dois portos seriais, um porto Centronics, e um porto com 24 linhas paralelas disponíveis para qualquer aplicação.

### 3. Compatibilidade de software

Existem várias vantagens em utilizar software padrão de microcomputadores:

- . é possível utilizá-los como ferramentas de desenvolvimento de baixo custo;
- . versões menores da mesma aplicação podem ser implementadas em microcomputadores padrão.
- . existe uma grande base de software já disponível que pode ser reutilizada e integrada no contexto de multiprocessamento.

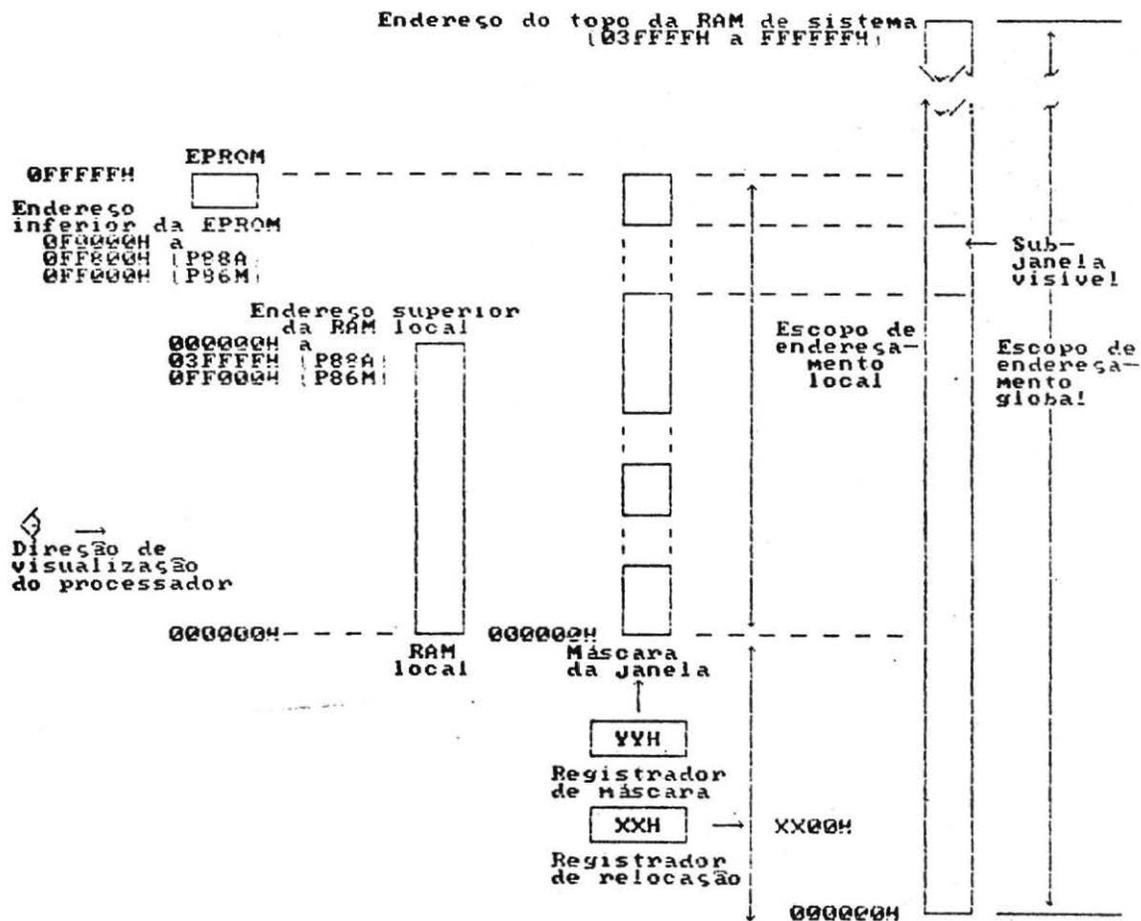


Figura 2.

Desde que usamos a família iAPX88/86, pareceu natural compatibilizar nossos processadores com o IBM-PC [5], o qual tem se tornado um padrão de fato a nível mundial. Entretanto a arquitetura de nosso sistema difere significativamente da organização do PC, tais como:

- . O PC emprega uma família de displays mapeados em memória, mais comumente o Color/Graphics Adapter. Ele utiliza posições fixas de memória para os buffers de vídeo. Em um sistema multiprocessador-multiusuário/multi-tarefa é mais apropriado usar terminais conectados a portos seriais, do tipo existente na P88A e P86M. Em aplicações gráficas o sistema deverá ter vários buffers de vídeo, cada um em um endereço diferente.

- . Foi necessário utilizar periféricos diferentes dos dispositivos padrão IBM-PC que, mesmo sendo funcionalmente similares, possuem endereços diferentes.

- . O barramento do PC é de 8 bits limitado a 1Mb, e o Multibus é um barramento de 8/16 bits, com 16 MB, e suporte completo para multiprocessamento.

Apesar das diferenças de arquitetura, a compatibilidade de software foi facilitada devido ao fato de que o sistema operacional padrão escolhido, o PC-DOS, acessa todos os dispositivos de E/S através de chamadas ao ROM BIOS. A partir do fonte publicado e bem documentado do ROM BIOS [5], foi possível escrever um BIOS funcionalmente compatível a fim de suportar o PC-DOS. A única exceção é o controlador de interrupções, 8259A, que é acessado diretamente pelo DOS e que foi colocado exatamente no mesmo endereço.

Uma vez portado o PC-DOS, todos os programas que realizam E/S através do sistema operacional, ou através do BIOS, funcionam adequadamente. Isto é verdade para quase todos os compiladores e utilitários migrados do CP/M. De outro lado, muitos produtos lançados após a introdução do IBM-PC manipulam os dispositivos de E/S diretamente, tais como o LOTUS 1-2-3, DBASE-III, entre outros. Para estes produtos existem soluções para suportá-los. Uma delas é a emulação através de rotinas de interrupção disparadas por um circuito de "timeout" a acessos a endereços inválidos (propositalmente aqueles associados aos dispositivos do IBM-PC que não estão presentes em nossa arquitetura).

#### **4. Modos de operação**

Este sistema permite vários modos de operação:

- . Cada uma das consoles locais e duas das globais podem oferecer um ambiente semelhante ao do PC. As chamadas ao sistema operacional que afetam os diretórios dos discos rígidos precisam ser interceptadas, de modo a assegurar exclusão mútua. Se se quiser compartilhamento de arquivos, este deverá ser controlado por protocolos no nível de aplicação. Os demais periféricos podem ser melhor manipulados por um único processador, que se encarregaria

de copiar os arquivos gerados pelos processadores restantes para os periféricos globais.

. Um ou mais processadores (por exemplo, um par de P86M) podem ser utilizados como servidores de periféricos para os demais, cujos BIOS deverão ser modificados para converter todas as chamadas em mensagens para os servidores. Através dos mecanismos já descritos, é possível impedir os não servidores de acessar diretamente qualquer dos periféricos globais, ou de acessar a memória de sistema fora das subjanelas designadas pelos servidores para passagem de mensagens. Apesar do fato de que isso requer outra implementação do BIOS para os não servidores, e o desenvolvimento de um software para os servidores, esta é a configuração mais segura e, dependendo das capacidades desse software servidor, potencialmente mais poderosa.

. O software servidor pode incluir um emulador para a unidade controladora de terminais IBM 3271. Cada um dos processadores restantes pode executar um emulador de terminal IBM 3277. Esses emuladores já foram implementados para a P88A e a P86M. O emulador de terminal pode também ser executado por um microcomputador de 8 bits, conectado a um dos portos seriais. Um desses portos é utilizado para a conexão com a TCU de um mainframe IBM. Este modo de operação permite acesso ao ambiente operacional do mainframe IBM [6].

. Um ou mais processadores pode executar o DCC/IX, um sistema operacional com o núcleo semelhante ao do UNIX versão 7, que suporta múltiplos terminais e múltiplas tarefas por terminal através da utilização de janelas nas telas dos terminais. Este sistema está em fase de implementação e testes [7].

## 5. Conclusão

Os módulos descritos foram utilizados na implementação de dois sistemas mínimos, que estão sendo utilizados para os testes do DCC/IX, e de novos módulos.

Futuros projetos incluem placas de memória com 2MB e porto duplo, módulos de processamento com as famílias iAPX286 e iAPX386, e placas iSBX para aplicações específicas.

- \* Bacharel em Ciência da Computação (DCC/UFGM, 1986);  
Mestrando em Ciência da Computação (DCC/UFGM); Sistemas Operacionais, Compiladores, Inteligência Artificial, Sistemas de Tempo Real; UFGM/ICEx/DCC - Caixa Postal 702; Belo Horizonte - MG - 30161 - Fone:(031)443-4088.
- \*\* Engenheiro Eletricista (EEUFGM, 1982); Mestre em Ciência da Computação (DCC/UFGM, 1986); Sistemas de Tempo Real, Arquitetura de Computadores, Sistemas Operacionais, Compiladores, Inteligência Artificial; UFGM/ICEx/DCC - Caixa Postal 702; Belo Horizonte - MG - 30161 - fone:(031)443-4088.
- \*\*\* Engenheiro Eletricista (EEUFGM, 1979); Mestre em Ciência da Computação (DCC/UFGM, 1985); Sistemas de Tempo Real, Arquitetura de Computadores; UFGM/ICEx/DCC - Caixa Postal 702; Belo Horizonte - MG - 30161 - fone:(031)443-4088.

### **Bibliografia**

- [1] MARQUES SOBRINHO, H. "Um processador central de 16 bits apropriado para multiprocessamento". Dissertação de mestrado. DCC-ICEx-UFGM. Belo Horizonte, Brasil, 1986.
- [2] COSTA, L. F. "Uma família de módulos a nível de placas para construção de supermicrocomputadores". Dissertação de mestrado. DCC-ICEx-UFGM. Belo Horizonte, Brasil, 1985.
- [3] PAULA FILHO, W. P. "Um sistema multimicroprocessador modular para aplicações interativas". Relatório técnico. DCC-ICEx-UFGM. Belo Horizonte, Brasil, 1986.
- [4] IEEE. "Proposed Microcomputer System Bus Standard (P-796 Bus)". IEEE, 1980.
- [5] IBM. "The IBM Personal Computer Technical Reference Manual". Boca Raton, 1981.
- [6] REZENDE, R. S. F. "Um sistema de emulação de terminais do tipo IBM-3270". Dissertação de mestrado. DCC-ICEx-UFGM. Belo Horizonte, Brasil, 1986.
- [7] AVRITZER, A. "Um sistema operacional com suporte para multiprocessamento e tempo compartilhado". Dissertação de mestrado. DCC-ICEx-UFGM. Belo Horizonte, Brasil, 1983.
- [8] PAULA FILHO, W. P. et alii. "A Modular Multiprocessing System for Real-Time Applications". IFAC SYMPOSIUM - LCA/86 - Valencia, Espanha, 1986.