

ANÁLISE DE ARQUITETURAS PARA PROCESSAMENTO DE IMAGENS

Celso Luiz Mendes
Gilberto Câmara Neto
José Claudio Mura
Juan Carlos Pinto de Garrido
Ricardo Cartaxo Modesto de Souza

Ministério da Ciência e Tecnologia - MCT
Instituto de Pesquisas Espaciais - INPE
Caixa Postal 515 - 12201 - São José dos Campos - SP

SUMÁRIO

Após uma breve introdução sobre as atividades de Processamento de Imagens no INPE, são mostradas as características principais da família de sistemas SITIM, seguindo-se uma apresentação dos tipos de procedimentos mais utilizados em Processamento de Imagens. São discutidas algumas opções já testadas para aumento de desempenho do sistema, através do uso de placas aceleradoras, e ao final são apresentadas as perspectivas de desenvolvimento futuro, tanto na área de placas aceleradoras como sistemas baseados em arquitetura paralela, associados a unidades de armazenamento de imagens avançadas.

1 - INTRODUÇÃO

O Instituto de Pesquisas Espaciais (INPE) vem atuando na área de Processamento de Imagens desde 1975, quando foi adquirido o Sistema de Análise de Imagens Multiespectrais IMAGE-100, da General Electric, para utilização na análise de imagens geradas por satélites de observação da Terra, dentro da antiga Missão Sensoriamento Remoto.

A experiência adquirida no desenvolvimento de software para este sistema, aliada a pesquisa e formação de pessoal em processamento de imagens, conduziram à formação do Departamento de Processamento de Imagens em 1984, com o objetivo de desenvolver sistemas essencialmente nacionais, que auxiliassem a disse

minação das aplicações de imagens orbitais nas áreas de Sensoriamento Remoto e Meteorologia. Neste mesmo ano, foi realizado o primeiro protótipo do Sistema de Tratamento de Imagens (SITIM) baseado em microcomputador de 16 bits, posteriormente transferido para uma empresa que garantiu sua industrialização.

O estágio de desenvolvimento da indústria de informática no país permite que seja proposta uma família de sistemas que, além das aplicações mencionadas, possa estender a aplicação de imagens digitais em outras áreas de atividade.

2 - CARACTERIZAÇÃO DOS PROCEDIMENTOS DE PROCESSAMENTO DE IMAGENS

Uma imagem pode ser formalmente definida com uma função de duas variáveis $f(x,y)$, onde o valor da função corresponde à intensidade luminosa da projeção de um objeto em um plano. Esta resposta depende tanto das características de cada objeto, como da fonte de iluminação presente. Para o tratamento computacional, é necessário discretizar-se esta função, tanto em suas coordenadas espaciais quanto nos valores possíveis da função. Assim, uma imagem pode ser vista como uma matriz 2D, onde os índices de linha e coluna identificam um ponto no espaço e o valor do elemento correspondente na matriz é proporcional à intensidade luminosa emitida por aquela porção do espaço. Os elementos desta matriz são chamados elementos de imagem ou "pixels".

Assim, uma imagem digital pode ser representada por $f(i,j)$, onde:

$$- 0 \leq (i,j) \leq N - 1$$

$$- 0 \leq f(i,j) \leq M - 1$$

N: número de pixels numa linha/coluna

M: número de valores discretos possíveis.

O número de valores discretos utilizados varia de acordo com os diversos tipos de imagem. Imagens de satélite e de medicina são usualmente quantizadas em 8 bits (256 níveis): em aplicações de microscopia e visão robótica industrial, é comum trabalhar-se com imagens binárias (2 níveis).

As técnicas de processamento de imagens visam extrair, a partir de um dado não tratado, uma nova imagem; este resultado tanto pode corresponder a um dado numérico - nova imagem onde o poder de discriminação foi ampliado - quanto a um dado simbólico - imagem onde os valores representam a identificação dos objetos presentes.

De uma maneira geral, as técnicas de processamento de imagens podem ser divididas em dois grupos: métodos que alteram o valor digital de cada "pixel", independentemente dos pontos adjacentes, e procedimentos que levam em conta as relações entre um ponto e seus vizinhos no espaço 2D. O primeiro método recebe o nome de "operações ponto-a-ponto" e o segundo, "operações de vizinhança".

Um exemplo típico da primeira abordagem seria um algoritmo de realce linear: cada ponto da imagem recebe um novo valor, baseado unicamente numa função linear, que tornará a imagem resultante mais nítida que a original.

O tratamento de "vizinhança" pode ser ilustrado por uma operação de filtragem espacial: o valor de cada novo ponto pode ser expresso como uma soma ponderada entre o ponto em questão e seus vizinhos. Estes valores são fornecidos usualmente na forma de uma "máscara"; assim, a máscara

$$\begin{array}{ccc} & -1 & \\ -1 & 5 & -1 \\ & -1 & \end{array}$$

corresponde, para o ponto $f(i,j)$, à fórmula:

$$g(i,j) = 5 \cdot f(i,j) - f(i-1,j) - f(i,j-1) - f(i+1,j) - f(i,j+1).$$

A complexidade computacional destas operações depende do tamanho da imagem e do número de operações necessárias para obter o novo valor de cada ponto. Para uma operação como aumento de contraste linear, a complexidade pode ser expressa como $O(N^2)$, onde N denotaria o número de linhas e colunas de uma imagem; para o filtro espacial, sua complexidade seria expressa por $O(M \cdot N^2)$, onde M representa o número de elementos da "máscara" de filtragem. Outro exemplo importante são as transformadas rápidas de Fourier 2D, que são limitadas em $O(N^2 \cdot \log N)$.

Um caso mais custoso computacionalmente são os algoritmos de classificação estatística de imagem. Embora estes métodos operem usualmente de forma "ponto-a-ponto", é necessário computar-se, para cada "pixel", valores de probabilidades para todas as classes presentes na imagem; o ponto é então atribuído à classe mais provável. No cômputo destas probabilidades, tendo em conta o número de classes (C), e o número de bandas (B) da imagem, a complexidade da operação pode ser expressa como $O(C \cdot B^2 \cdot N^2)$.

3 - CARACTERÍSTICAS DA FAMÍLIA SITIM

A família de sistemas para tratamento de imagens desenvolvida no INPE é constituída basicamente por microcomputadores associados a unidades de armazenamento de imagens, com várias combinações possíveis; cada nova configuração resulta numa relação custo/desempenho menor, em consequência do avanço tecnológico na área de componentes eletrônicos.

Até agora já foram desenvolvidos dois membros da família: o SITIM-110 e o SITIM-150, ambos baseados em microcomputador do tipo IBM-PC/XT e cujas características são descritas adiante. Atualmente encontra-se em fase de projeto o SITIM-200, que deverá ser baseado num IBM-PC/AT e numa unidade visualizadora avançada; existe ainda uma fase de concepção e especificação do sistema SITIM-300, o qual contará com uma arquitetura especial para processamento paralelo.

O sistema SITIM-110 teve como origem um projeto mais antigo desenvolvido no INPE denominado UAI (unidade de análise de imagens), que consistia numa unidade de memória com 4 canais de imagem de 512 x 512 x 8 bits, circuitos para apresentação das imagens num monitor de vídeo e ainda a capacidade de receber imagens transmitidas por linha telefônica; esta unidade é até hoje utilizada na disseminação de imagens de satélites meteorológicos para usuários espalhados por todo o país. A partir da ligação desta memória de imagens a um microcomputador, foi possível montar um sistema completo e autônomo para processar imagens, já que vários periféricos podiam ser facilmente ligados ao microcomputador, tais como: unidades de disco (fixos e removíveis), fita magnética, mesa digitalizadora, plotador, etc. A fase de programação do sistema foi iniciada logo após o desenvolvimento do hardware; utilizando-se um sistema operacional multi-usuário e multi-tarefa do tipo Unix, foram criadas rotinas básicas de acesso à unidade de visualização e a partir daí foram desenvolvidas diversas funções, com aplicação em Sensoriamento Remoto e Meteorologia.

Com o avanço na área de tecnologia VLSI, foi iniciado o desenvolvimento de um novo membro da família, o SITIM-150, utilizando componentes mais avançados que já estavam disponíveis a partir de então. Este sistema, que é baseado no mesmo microcomputador do 110, tem um unidade de armazenamento e visualização de imagens completamente nova; a memória de imagem pode ter de um a quatro canais de 1024 linhas por 1020 pontos de até 8 bits, e a parte de visualização tem capacidade de realizar as operações de "zoom", vôo, realçamentos com tabelas de cores, livre associação canal ↔ cor e ainda controles de brilho independentes.

tes para cada cor. Existe ainda a possibilidade de se receber um sinal de vídeo de uma fonte externa (por exemplo, uma câmera de TV) e congelá-lo na memória de imagens.

Um dos aspectos mais interessantes do sistema SITIM-150 é a sua modularidade: a partir de uma configuração inicial com um canal de 1024 x 1020 x 4 bits, correspondente a uma placa ligada no interior do micro, pode-se chegar à configuração máxima acrescentando-se memória (até 8 bits/pixel) e mais três canais de imagem, sendo então necessário um gabinete externo com ventilação e fonte de alimentação próprias. Tal modularidade deve permitir a utilização do sistema por uma vasta gama de usuários em diferentes áreas, tais como meteorologia, sensoriamento remoto, análise microscópica de materiais, inspeção automática, aplicações médicas, etc.

Ambos os sistemas tiveram a tecnologia repassada à ENGESPACO para industrialização. Atualmente existem seis sistemas 110 instalados: três no INPE/São José dos Campos, um no Laboratório Regional de Sensoriamento Remoto/Campina Grande, um na Fundação Cearense de Meteorologia/Fortaleza e um na SUDAM/Belém. Quanto ao sistema 150, em junho/87 deverão ser entregues as primeiras sete unidades aos seguintes órgãos: CTA/IAE, EMBRAPA, IBDF, CODEVASF, HC/INCOR, USP/Instituto de Oceanografia e USP/IAG.

4 - OPÇÕES PARA AUMENTO DE DESEMPENHO

4.1 - PLACA TURBO-286

Uma primeira opção para se tentar aumentar o desempenho dos sistemas atuais é a utilização de uma CPU mais rápida dentro do próprio microcomputador, substituindo a CPU original. Com tal objetivo, foi testada uma placa já disponível no mercado internacional e que está em vias de ser fabricada no Brasil; esta placa é baseada na CPU 80286, tendo um coprocessador aritmético 80287 e velocidade de operação de 7.2 MHZ. A ligação ao microcomputador é feita através de um dos conectores de expansão, existindo na placa uma saída para um cabo que deve ser ligado diretamente no soquete da CPU original (8088). Esta placa contém ainda 8 K bytes de memória "cache", destinada a alimentar o 80286 com 16 bits de instrução simultaneamente; em caso de a instrução pedida não estar no "cache", são gerados acessos de busca pelo barramento de E/S do micro.

A partir da estrutura citada, pode-se prever que as aplicações que

tiverem muitas repetições de trechos pequenos de programa devem ter um aumento de desempenho considerável, devido ao aumento da velocidade de operação, a utilização do "cache" e ainda a superioridade do 80286 sobre o 8088. Outra vantagem desta opção é o baixo custo da placa, chegando a ser bem inferior à diferença de preços entre o IBM-PC/XT e o IBM-PC/AT.

4.2 - PLACA COM PROCESSADOR DE SINAIS

A segunda opção para aumento de desempenho é a utilização de um processador rápido que possa acelerar a velocidade das operações aritméticas; neste sentido foi utilizada uma placa fabricada pela "SKY COMPUTERS" denominada "SKY-320PC", baseada no processador digital de sinais da Texas 32010, que é bastante eficiente em operações tais como convolução, filtragem, etc. A seguir são descritos os principais componentes desta placa.

Processador Digital de Sinais TMS32010

O TMS32010 é um DSP da 2ª geração, que trabalha a uma taxa de 5 MIPS. Ele possui uma arquitetura do tipo Harvard modificada, ou seja, a memória de dados e a memória de programa estão ligadas a barramentos distintos, possibilitando sobreposição de busca e execução. Ela é modificada, pois permite a transferência de dados da memória de dados para a memória de programa, ou vice-versa.

O TMS32010, cujo diagrama de blocos está mostrado na Fig. 1, possui quatro elementos aritméticos: ALU, multiplicador, acumulador e registradores de deslocamento. Todas as operações aritméticas são executadas por hardware em ponto fixo e em complemento de dois. O multiplicador pode executar uma operação com 200 ns, ou seja, 1 ciclo de instrução.

A principal característica da arquitetura desse processador é a estrutura: multiplica/soma/acumula. Essa estrutura permite a execução de operações de acumulação de produtos em "pipeline". Com essa estrutura "pipeline" a acumulação de produto, ou seja, $C = \sum a_i b_j$, é realizada a uma taxa de 1 ciclo de instrução, 200 ns por acumulação. Os resultados da multiplicação, soma e acumulação, são representados em inteiro de 32 bits em complemento de dois.

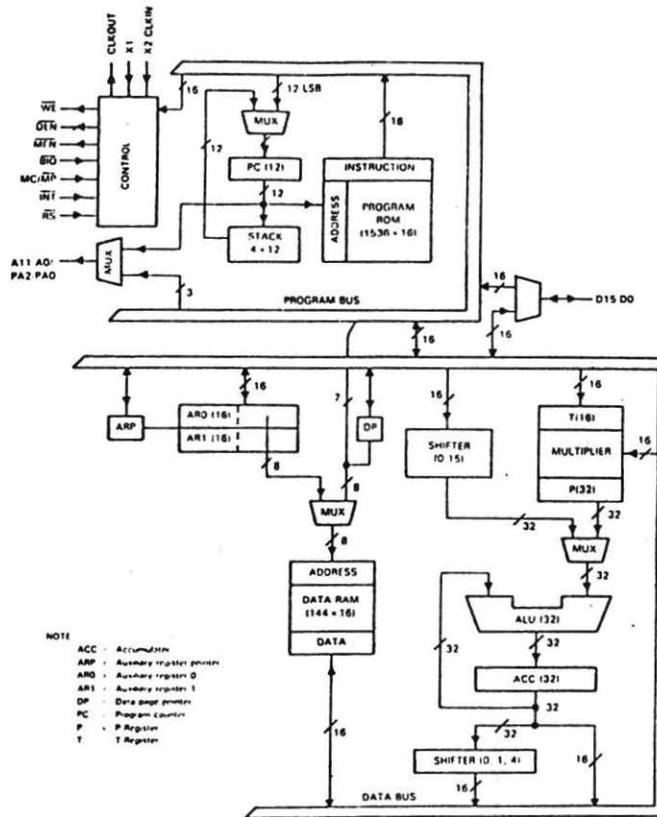


Fig. 1 - Diagrama em blocos do TMS32010

Placa Aceleradora de Cálculo SKY320-PC

A placa aceleradora SKY320-PC possui barramento compatível com IBM-PC e o software opera sob o sistema operacional MS DOS. A memória de programa e a memória de dados são mapeadas no espaço de memória do microcomputador, sendo compartilhada entre o SKY320-PC e o microprocessador através de um registrador de "status". A memória de programa é composta de 4K palavras de 16 bits e a memória de dados é composta de 64K palavras de 16 bits. O diagrama de blocos da placa está mostrado na Fig. 2.

A comunicação entre a placa e o hospedeiro é realizada através de dois registradores, o registrador de "status" e controle (STREG) e o registrador

de comunicação (COMREG). Através desses registradores pode-se iniciar o TMS32010, interrompê-lo, interromper o hospedeiro, controlar o acesso às memórias de dados e de programa.

A memória de dados possui 4 portas de acesso, com prioridade de acesso seguindo a seguinte ordem: o TMS32010 através do registrador de endereços DMEMAD, a porta auxiliar de entrada (para conversor A/D por exemplo) através do registrador AINADR, a porta auxiliar de saída através do registrador OUTAD, o hospedeiro através do "PC-Bus Address" e por último o "refresh" da memória de dados.

O controle de acesso à memória de dados e a habilitação de interrupções é realizado pelo registrador IOCREG.

O ciclo de instrução do processador da placa é de 200 ns, o que perfaz uma taxa de 5 MIPS.

A Fig. 2 apresenta o diagrama em blocos da placa aceleradora de cálculo SKY320-PC.

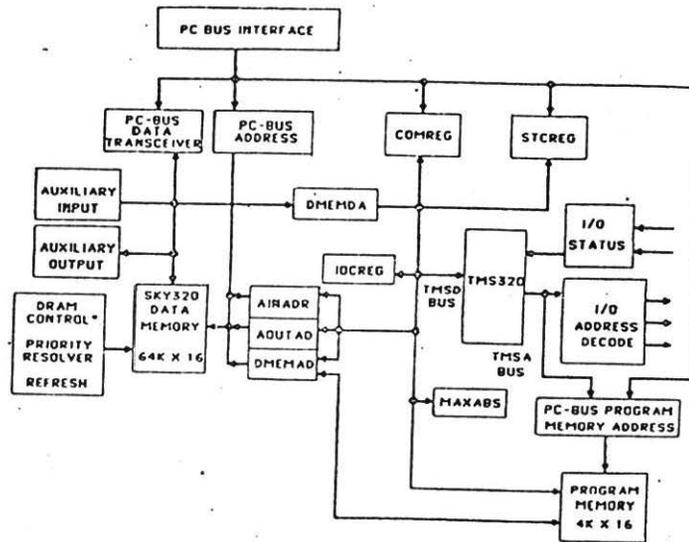


Fig. 2 - Diagrama em blocos da SKY320-PC

Utilização da Placa Aceleradora

O processador TMS32010 possui habilidade de execução de operação do tipo acumulação de produto, ou seja

$$C = \sum_{ij}^{mn} a_{ij} b_j$$

Devido à sua estrutura "pipeline" cada produto e acumulação pode ser realizado simultaneamente a cada 200 ns.

A maioria dos algoritmos em processamento de sinais envolve operações do tipo acumulação de produtos, tais como: FFT, correlação, convolução, filtro não recursivo, multiplicação de matrizes, etc.

Na área de processamento de imagens, também há algoritmos que envolvem acumulação de produtos, tais como: filtragem espacial, filtragem no domínio da frequência, classificação de imagens, etc.

Com isso pode-se esperar que a placa aceleradora contribua na diminuição dos tempos de processamento, que no caso específico de imagens às vezes é muito grande, devido ao volume de dados envolvidos.

Tomando como um exemplo, a filtragem espacial de uma imagem de 512 x 512 pixels com uma máscara 3 x 3, envolverá aproximadamente 260 mil operações do tipo: $C = a_1P_1 + a_2P_2 + \dots + a_9P_9$.

4.3 - AVALIAÇÃO DE DESEMPENHO

Com o intuito de se obter medidas quantitativas sobre o aumento de desempenho possível em cada uma das opções e compará-las com o sistema original, foram realizados testes com algumas das funções aplicativos mais críticas em termos de tempo de processamento. Foram escolhidas as operações de filtragem espacial e classificação estatística, obtendo-se os tempos mostrados na Tabela 1; a partir destes dados, foram calculados os respectivos índices de desempenho em relação ao sistema básico (PC-XT), mostrados na Tabela 2.

OPÇÃO FUNÇÃO	PC-XT	PLACA TURBO-286	PLACA SKY
FILTRAGEM ESPACIAL	11'	4'16''	40''
CLASSIFICAÇÃO ESTATÍSTICA	27'40''	13'40''	2'16''

Tabela 1 - Tempos de processamento

OPÇÃO FUNÇÃO	PC-XT	PLACA TURBO-286	PLACA SKY
FILTRAGEM ESPACIAL	1	2,6	16,5
CLASSIFICAÇÃO ESTATÍSTICA	1	2,0	12,2

Tabela 2 - Índices de desempenho

Os resultados obtidos mostram que a opção pela placa "SKY320PC" é fortemente favorável, principalmente para operações de filtragem, já que seu núcleo é um componente especialmente projetado para manipular tal problema. Mesmo na classificação o ganho é considerável, já que esta função é uma das mais utilizadas no sistema atual.

Como contrapartida a favor da placa Turbo-286, pode-se destacar seu preço, que é bem mais acessível, e ainda o fato de que os ganhos obtidos para a grande parte das demais aplicações deve situar-se na faixa mostrada, isto é, de 2,0 a 2,6, independente de envolverem cálculos ou não, o que não deve ocorrer com a placa "SKY". Cabe lembrar ainda que poderia haver uma terceira opção que seria a utilização de ambas as placas, o que tornaria o sistema mais eficiente em todas as aplicações, embora a um custo mais elevado.

5 - PERSPECTIVAS FUTURAS

5.1 - PROCESSADOR DE SINAIS AVANÇADO

Uma das limitações do processador TMS32010 é a necessidade de se

trabalhar em ponto fixo. Isso implica na necessidade de se ter uma faixa fixa de valores numéricos, além da perda de precisão. No formato de ponto flutuante essas limitações desaparecem, obtendo-se uma maior precisão e uma faixa de valores numéricos dinâmica. As limitações do uso do formato com ponto flutuante seriam alto custo do processador e o tempo de execução das operações aritméticas.

Com o surgimento dos "chips" de processamento de sinais da 3ª geração, essas limitações foram superadas, existindo hoje vários DSPs que trabalham em ponto flutuante, e de baixo custo.

Estã nos planos do Departamento de Processamento de Imagem do INPE, o desenvolvimento de uma placa aceleradora de cálculo, utilizando os "chips" da Weitek. Os "chips" escolhidos seriam:

- sequenciador: WTL 7136;
- unidade de processamento em ponto fixo: WTL 7137;
- unidade de processamento em ponto flutuante: WTL 3132.

A arquitetura da placa aceleradora seria do tipo apresentado na

Fig. 2.1.

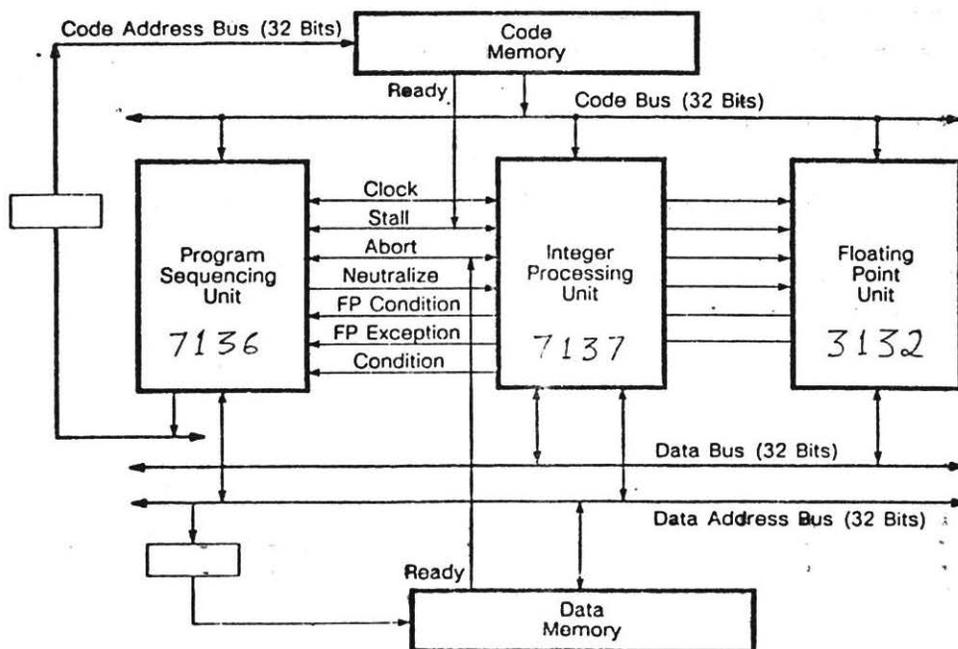


Fig. 2.1 - Diagrama em blocos da placa aceleradora

Essa arquitetura é do tipo Harvard, o que possibilita a sobreposição de busca e execução de instruções, devido aos barramentos distintos para memória de código e de dados.

Os processadores inteiro e de ponto flutuante podem trabalhar independentemente, o que permite obter as seguintes performances.

Processador de inteiros	{	- performance assegurada de 5 MIPS
		- performance de pico de 12,5 MIPS
Processador em PF	{	- performance assegurada de 5 MFLOPS
		- performance de pico de 25 MFLOPS

Aplicações da Placa Aceleradora com PF

As possibilidades de aplicação dessa placa seriam muito grandes, pois poderia processar funções distintas em cada processador. O processador inteiro seria muito útil no processamento gráfico, pois suas características são bastante voltadas para esse tipo de aplicação. O processador em ponto flutuante ficaria com o processamento mais intensivo e de maior precisão.

5.2 - PROCESSADORES GRÁFICOS

Nos últimos dois anos, foram lançados no mercado internacional alguns componentes gráficos VLSI, os quais se dividem em duas categorias: controladores e processadores gráficos.

Os controladores gráficos executam comandos enviados por um processador host. Estes comandos consistem de algoritmos gráficos, construídos internamente, que são utilizados principalmente para o traçado de figuras. Os controladores apresentam algumas limitações básicas no que diz respeito à impossibilidade de implementação de funções diferentes das quais foram especificamente projetadas. Além disto, eles necessitam de uma intervenção contínua do processador host, sendo incapazes, portanto, do gerenciamento das operações gráficas.

Os processadores gráficos não apresentam as desvantagens acima, pois a sua arquitetura possibilita a execução de tarefas de processamento de propósito geral, além de serem capazes de manipular eficientemente os pixels armazenados na memória de vídeo. Eles podem ser programados para realizar qualquer ope

ração gráfica, além de operarem de uma maneira autônoma, liberando o host para o gerenciamento de I/O, tal como operação com o disco e teclado. Uma característica fundamental dos processadores gráficos, que os distingue dos controladores gráficos, é que eles suportam linguagens de alto nível como o "C".

O advento dos processadores gráficos terá um impacto muito grande nos padrões de software básico. Até então, não houve um grande avanço na padronização de tal software, devido ao pobre desempenho dos sistemas gráficos de baixo custo, que não dispunham de nenhum hardware VLSI para acelerar as operações gráficas. Uma consequência direta deste fato é que os fornecedores de software aplicativo preferiam escrever os programas acessando diretamente ao hardware, de modo a não comprometer o desempenho do sistema. Espera-se nos próximos anos um desenvolvimento significativo nos padrões de software gráfico, proporcionado pelo alto desempenho dos processadores gráficos.

Entre os componentes gráficos atualmente disponíveis, encontra-se o processador gráfico TMS34010 ("Graphics System Processor" - GSP), fabricado pela TEXAS INSTRUMENTS INC., que oferece uma excelente relação custo/desempenho quando ligado em PCs (computadores pessoais). A seguir, são dadas algumas características gerais e a arquitetura básica do TMS34010.

Características Gerais do GSP TMS34010

O GSP TMS34010 é um processador gráfico de 32 bits, capaz de executar 6 MIPS (6 milhões de instruções por segundo). Ele possui um conjunto de instruções de propósito geral, suficiente para suportar linguagens de alto nível, e um conjunto de instruções gráficas, próprias para implementar operações gráficas de uma maneira mais eficiente.

O GSP tem um alto desempenho devido ao paralelismo interno, suportado por um "cache" de instruções de 256 bytes, 31 registros de 32 bits, ALUs de largura variável, instruções de ciclo único e um "barrel shifter". Ele pode manipular pixels com 1, 2, 4, 8 ou 16 bits, além de poder tratar os dados com tamanhos arbitrários, entre 1 e 32 bits (largura de campo programável). O GSP pode funcionar tanto em "stand-alone" ou como um processador escravo através de um barramento de 8 ou 16 bits.

Arquitetura Básica do GSP TMS34010

O GSP apresenta interfaces separadas para o display gráfico, o pro

cessador host e o seu próprio barramento de memória local.

A interface do display gráfico controla diretamente os dispositivos de visualização, tais como os monitores de vídeo, gerando os sinais de sincronismo horizontal e vertical e os de bloqueio. Esta interface inicia também os ciclos de carregamento dos registros de deslocamento das VRAMs (RAMs de Vídeo).

O processador host pode se comunicar com o GSP através da interface do host com uma taxa máxima de 5Mbytes/s. A interface do host é configurável para barramento de 8 ou 16 bits e fornece DMA bidirecional entre a memória local do GSP e o registro de dados do host.

O GSP possui uma interface para gerenciar diretamente RAMs dinâmicas e de vídeo, suportando a busca de instruções e a manipulação de dados em 6Mbytes/s. Esta interface contém um barramento de 16 bits tri-multiplexado, por onde passam as linhas e colunas de endereço das RAMs e os dados.

Aplicações Típicas

O conjunto de instruções do GSP é voltado principalmente para aplicações gráficas. Como ele suporta tamanhos de pixel variável, funções de processamento de imagens podem ser implementadas, tais como a geração de tabela de cores e histogramas. Devido ao fato que as interfaces do host e da memória local são separadas, o host pode dispender o seu tempo realizando tarefas de gerenciamento do sistema e executando programas de aplicação, enquanto operações de processamento de imagens são implementadas pelo GSP e outros dispositivos de hardware. O host pode carregar diretamente a memória de vídeo com imagens e código executável através da interface do host via um canal de DMA de alta velocidade.

Sistemas de processamento de imagens de baixo custo podem ser obtidos, ligando-se um microcomputador PC-XT/AT ao GSP. Um desempenho ainda mais efetivo pode ser atingido incorporando um Processador de Sinais Digitais (DSP) no barramento de memória local do GSP. O software aplicativo deve ser particionado, de modo a melhor aproveitar as potencialidades de cada um dos três processadores. O programa de aplicação primeiramente carrega uma imagem na memória de vídeo do sistema e chama, então, a rotina aplicativo que envia comandos para o GSP. Este comando pode ser executado pelo próprio GSP ou pode ser enviado para o DSP. Algumas operações, como a convolução, por exemplo, apesar de poderem ser executadas pelo GSP, podem ser implementadas mais efetivamente pelo DSP, pois este é otimizado para realizar tal tipo de processamento.

Em suma, os processadores gráficos permitem a implementação de sistemas de processamento de imagens de baixo custo e alto desempenho, abrindo novos horizontes nas áreas onde este tipo de processamento tem sido aplicado com certas limitações.

5.3 - ARQUITETURA SIMD

Historicamente, a área de processamento de imagens tem sido o alvo principal no desenvolvimento de vários tipos de máquinas paralelas. Tal fato decorre de que em um grande número de operações o paralelismo pode ser utilizado com bastante eficiência, já que o processamento de cada pixel depende apenas dele mesmo ou no máximo de alguns vizinhos próximos. Assim, a perspectiva que promete trazer o maior benefício ao desempenho dos sistemas SITIM no futuro é a utilização de uma arquitetura do tipo SIMD, na qual um mesmo programa é executado simultaneamente por vários processadores, cada um deles tendo dados distintos. Idealmente poderia haver um processador para cada ponto da imagem; em termos práticos, contudo, isto em geral não é viável, e a solução adotada consiste em dividir a imagem em várias sub-imagens menores, que são tratadas sequencialmente.

Este tipo de abordagem deve forçar uma reformulação dos algoritmos utilizados normalmente em máquinas sequenciais, a fim de se obter um maior rendimento da nova arquitetura disponível. A programação também se torna, em geral, mais difícil, pois nem sempre existem compiladores disponíveis para linguagens de alto nível; nestas situações torna-se necessário usar um programa "montador", que requer do programador um conhecimento bem maior da estrutura interna da máquina.

Já estão disponíveis no mercado internacional alguns componentes baseados neste tipo de arquitetura, podendo-se destacar o GAPP ("Geometric Arithmetic Parallel Processor"), fabricado pela NCR. Cada um destes componentes consiste de uma matriz com 12 linhas e 6 colunas de processadores elementares, interligados na vertical e na horizontal; os processadores são bem simples: cada um deles contém uma unidade lógica e aritmética, alguns registros de trabalho e uma memória local de 128 bits. Os barramentos de interconexão entre os processadores são tais que é possível haver transferências simultâneas, inclusive com relação à entrada/saída. Um dos aspectos mais interessantes do componente é a sua modularidade, podendo-se facilmente agrupar vários deles para se obter matrizes maiores, tornando possíveis índices de desempenho bastante expressivos.

6 - CONCLUSÕES

Embora a atual geração de sistemas para tratamento de imagens desenvolvidos no INPE venha atendendo a uma variada gama de usuários, parece claro que o desempenho dos sistemas deve ser melhorado no futuro, dada a quantidade cada vez maior de informação disponível nas imagens.

Dentre as alternativas para este aumento de desempenho, a utilização de placas aceleradoras a curto prazo e o emprego de arquiteturas paralelas no futuro mostram-se como caminhos bastante promissores, que deverão possibilitar a incorporação de técnicas avançadas aos novos membros da família SITIM, tais como o uso de inteligência artificial. Estes novos módulos de processamento deverão ser conectados de forma íntima à memória de imagens, a fim de se evitar perdas de tempo com transferências de dados pelo sistema.

7 - REFERÊNCIAS BIBLIOGRÁFICAS

- SOUZA, R.C.M. "Evolução da Família de Sistemas de Tratamento de Imagens do INPE", Simpósio Latinoamericano de Sensoriamento Remoto, Gramado, 1986.
- PETZOLD, C. "Accelerator Boards Power for a Price", PC Magazine, September 16, 1986.
- TEXAS INSTRUMENTS "TMS32010 User's Guide", 1985.
- CATES, J.A. "DSP Chip Trio Links High-level Hardware and Software", Electronic Design, October 30, 1986.
- ASAL, M. "The Texas Instruments 34010 Graphics System Processor", IEEE Computer Graphics and Applications, v. 6(10), October, 1986.
- DAVIS, R. & THOMAS, D. "Systolic Array Chip Matches the Pace of High-speed Processing", Electronic Design, October 31, 1984.
- HOCKNEY, R.W. & JESSHOPE, C.R. "Parallel Computers", Adam Hilger Ltd., Bristol, 1981.