Desenvolvimento de um Sistema Coprocessador para Aplicações em Processamento Numérico

Luciano da Fontoura Costa
Jan Frans Willem Slaets
Máximo Siu Li

- Instituto de Física e Química de São Carlos
Universidade de São Paulo

Apoio: FIPEC, FINEP, FAPESP e CNPq.

SUMARIO: Apresentamos o desenvolvimento de um sistema de coprocessamento, baseado no processador digital de sinais TMS32010, destinado a aplicações em processamento numérico e em especial em algoritmos de processamento de sinais. Descrevemos as características do TMS32010, do sistema desenvolvido e incluímos a aplicação a um Espectrofotômetro Infravermelho por Transformada de Fourier [1].

INTRODUCAO: O recente advento dos processadores digitais de sinais ou processadores de sinais digitais (no inglês DSP - Digital Signal Processors) possibilitou a agilização da aplicação de diversos algoritmos para processamento numérico tais como: Transformada de Fourier Rápida - TFR, convolução, correlação e filtragem matemática, entre outros. Motivados pela necessidade de processamento da TFR em grande velocidade exigido por um Espectrofotômetro Infravermelho por Transformada de Fourier - EITF, desenvolvemos um sistema de coprocessamento adequado. Tal sistema, já concluído e em pleno funcionamento, além de desempenhar esta tarefa com alta eficiência, pode ser utilizado para uma série de outras aplicações em processamento numérico. Neste trabalho apresentaremos as principais características do processador de sinais utilizado, o sistema desenvolvido e a aplicação do sistema coprocessador desenvolvido a um EITF.

1. - O Processador de Sinais TMS32010

Integrante da família TMS320 da Texas Instruments, o TMS32010 [2] é um processador de 16 bits que apresenta características adequadas para processamento numérico, especialmente de algoritmos para processamento de sinais. Entre estas características, destacam-se:

i. Ciclo de máquina de 200 ns para o TMS32010-20 e 160 ns para o TMS32010-25.

ii. Dissipação de potência de 1,5 W.

iii. Arquitetura tipo Harvard modificada - dados e instruções ocupam espaços de endereçamento separados. Diz-se modificada por permitir fluxo de informações entre esses dois espaços. Esse tipo de arquitetura permite "pipelinig" entre a busca e a execução das instruções.

iv. Conjunto de instruções: o TMS32010 é uma máquina "RISC" (Reduced Instruction Set Computer) com 60 instruções e modos de endereçamento direto, indireto e imediato.

v. Unidade Lógica-Aritmética - ULA - e acumulador com 32 bits de precisão.

vi. Memória interna de dados de 144 palavras de 16 bits organizada em dois blocos exclusivos e selecionáveis por "software", um de 128 palavras e outro de 16 palavras.

vii. Espaço externo com endereçamento direto para memória de instruções de 4K palavras de 16 bits.

viii. 8 posições de Entrada/Saída de dados.

ix. Multiplicador paralelo interno capaz de efetuar o produto entre dois números de 16 bits com precisão de 32 bits em um ciclo de máquina.

x. Deslocadores programáveis - Existem dois desses deslocadores programáveis: um deles ("barrel shifter") permite deslocamentos a direita de 0 a 15 posições em dados provenientes da memória interna a serem adicionados, subtraídos ou carregados no acumulador, o outro deslocador (paralelo) atua apenas na metade superior do acumulador (bits 16 a 31) em dados a serem armazenados na memória de dados interna, permitindo deslocamentos para a esquerda de 0,1 ou 4 posições. Esses dois deslocadores são programados de acordo com argumento opcional em algumas instruções, não acrescentando ciclos à execução das mesmas.

xi. Pilha interna de 4 palavras de 16 bits, permitindo uma interrupção mascarável e chamadas de subrotinas.

xii. Aritmética em ponto fixo utilizando complemento de dois.

xiii. Tecnologia NMOS de 2,7 micrometros.

2. - O Sistema Desenvolvido

O sistema desenvolvido a partir do TMS32010 encontra-se mostrado em diagrama de blocos na figura 1.

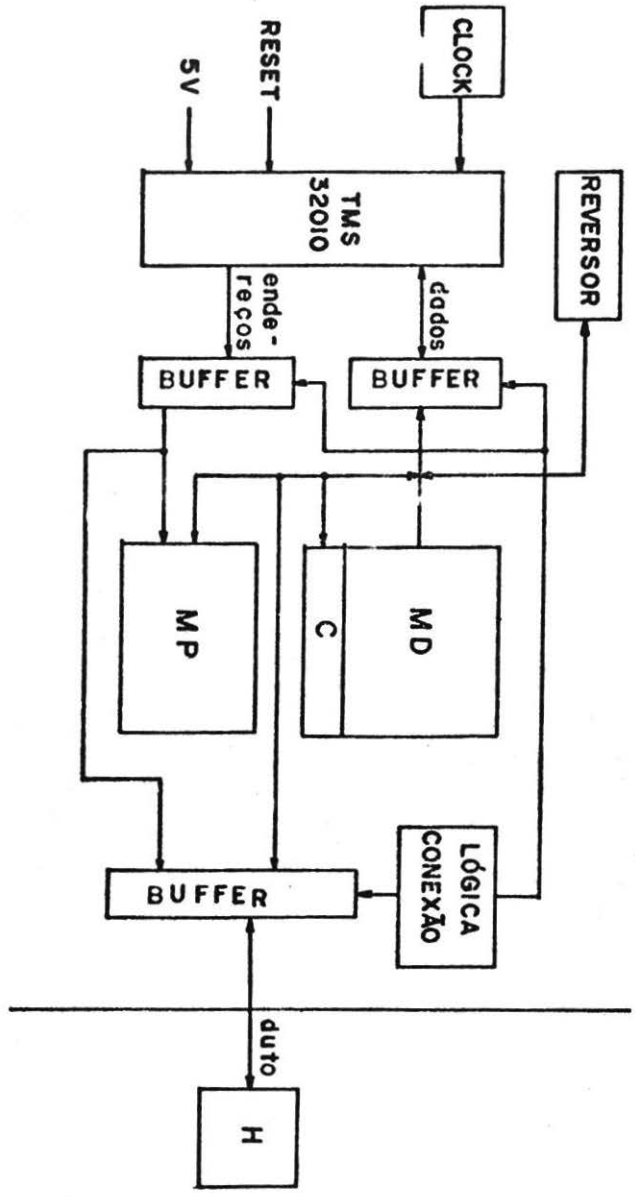

Figura 1. Diagrama de blocos do sistema coprocessador

Os blocos deste diagrama serão descritos sucintamente a seguir:

2.1 - O Processador

O TMS32010 necessita de alimentação de 5 V, relógio com período de 200 ns e sinal de reset. Incorporamos "buffers" tipo 74LS244 e 74LS245 para aumentar o "fan-out" das linhas do processador e para providenciar uma proteção contra eventuais curto-circuitos ou sobretensões nestas linhas.

2.2 - A Memória de Dados e a Memória de Programas

Temos uma memória de dados - MD - de 4 kpalavras de 16 bits contruída a partir das memórias tipo 4264 (2kbytes) destinada a armazenar os dados de entrada e saída e resultados intermediários de processamento. O outro bloco de memória constitui-se a memória de programas - MP - de 2 kpalavras de 16 bits destinada a conter os programas a serem processados. Enquanto a MP é decodificada pelas 12 linhas de endereçamento do TMS32010, a MD apresenta-se como um dispositivo de E/S de forma que cada endereço carregado no contador C corresponda a duas palavras de 16 bits (no nosso caso esta organização é adequada por permitir a representação de dados complexos de formas simples, ou seja, de sua parte real seguida de sua parte imaginária, ambas de tamanho 16 bits). O acesso aos dados da MD se faz em duas etapas:

(a) - Carregamento do endereço no contador C (OUT)
(b) - Leitura ou escrita do valor (IN/OUT).

Observa-se que se desejamos acessar N valores em posições consecutivas da MD necessitaremos de apenas uma operação tipo (a) e N operações tipo (b), uma vez que o endereço carregado em C é incrementado a cada acesso a MD.

2.3 - O Reversor

Foi incorporado um reversor de 16 bits destinado a realização das operações de "scrambling", comuns em algoritmos TFR. Este reversor constitui-se por apenas dois 74LS373.

2.4 - Lógica para Conexão com Processador Hospedeiro

A MD e MP são compartilhadas entre o TMS32010 e o processador hospedeiro - H - (no caso um sistema CP/M de 8 bits baseado no Z-80) sob controle de uma lógica especial que dá prioridade ao H. Esta interconexão é realizada fisicamente através de um duto tipo S-100. Desta forma, o H deve inicializar a MD com os dados a serem processados e a MP com o programa a ser executado antes de disparar o processamento do TMS32010. Os resultados devem ser obtidos na MD pelo H após o sistema coprocessador informar término de tarefa.

3 - Aplicação do Sistema Coprocessador a um EITF

A primeira aplicação do sistema desenvolvido foi em um EITF ([3] e [4] Este tipo de instrumento emprega uma nova técnica para obtenção de espectros de trasnmitância/absorbância de mateirais que apresenta vantagens (melhor relação sianal/ruido) em relação ao sistema anteriormente utilizado de espectroscopia dispersiva Entretanto, necessita-se do processamento da TFR em alta velocidade O sistema de controle do EITF está mostrado na figura 2 na forma de diagrama de blocos.

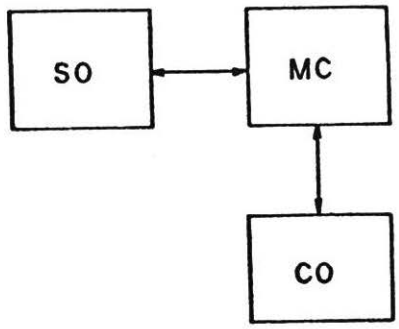

Figura 2. Diagrama de blocos do EITF.

Os dados são obtidos do sistema ótico - SO - e remetidos ao coprocessador - CO - sob controle do microcomputador de controle (processador hospedeiro) - MC - que tem tambm a função de providenciar a saida elaborada dos resultados obtidos pela aplicação da TFR no coprocessador via gráficos. O módulo coprocessador foi construido de acordo com as seções anteriores e è carregado no inicio da operação do EITF com o programa para cálculo da TFR, no caso baseado no algoritmo de Cooley-Tukey base 2 em ponto fixo, escolhido pela sua simplicidade e eficiência [5]. O tempo de cálculo da TFR sobre 2048 pontos complexos de 16 bits fica em torno de 200 ms.

4. - Conclusões

O uso de um processador da recente geração de processadores digitais de sinais mostrou-se bastante adequado para o desenvolvimento de um sitema coprocessador para aplicações em algoritmos numéricos A aplicação do sistema desenvolvido a um EITF possibilitou a implementação do primeiro equipamento deste tipo produzido no pais O módulo desenvolvido poderá ser ainda utilizado em outras aplicações desde que seja elaborado o software adequado e o mesmo módulo poderá ser conectado a outros hospedeiros desde que sejam realizadas algumas modificações na lógica de conexão

5. - Bibliografia

[1] - COSTA, L. da F. : "Arquitetura Dedicada para o Cálculo da Transformada de Fourier", Dissertação de mestrado, Instituto de Física e Química de São Carlos - USP, março de 1987.

[2] - TMS32010 User's Guide. Texas Instruments.

[3] - VANASSE, G. A.: "Spectrometric Techniques" vols. I e II. Academic Press, 1977.

[4] - COSTA, L da F.; SIU LI, M. & ZILIO, S. C.: "Suporte Eletrônico Computacional para um Protótipo de Espectrofotômetro Infravermelho por Transformada de Fourier". Segundo Congresso Nacional de Automação Industrial, São Paulo, novembro de 1985.

[5] - NUSSBAUMER, H. J.: "Fast Fourier Transform and Convolution Algorithms" Springer-Verlag, 1982.