

Aplicações de processamento paralelo em sistemas elétricos de potência.

Mario Veiga F. Pereira, Mario Juaçaba Teixeira e Leslie Afranio Terry

CEPEL - Centro de Pesquisas de Energia Elétrica

Cidade Universitária — Ilha do Fundão

Caixa Postal 2754

20001 — Rio de Janeiro — RJ

RESUMO

A utilização de processamento paralelo tem o potencial de viabilizar a solução de diversos problemas de planejamento e operação de sistemas elétricos. Estes problemas são classificados no artigo em fracamente e fortemente acoplados. A análise de segurança de sistemas elétricos e o despacho com restrições de segurança foram identificados como fracamente acoplados. "Soluções paralelas" para estes problemas são apresentadas. Os problemas fortemente acoplados identificados ainda não possuem solução eficiente comprovada e são objeto de pesquisa. O desenvolvimento de métodos e ferramentas para aplicação de processamento paralelo pelo Cepel estará baseado no Processador Preferencial, hardware desenvolvido pelo CPqD da Telebrás, descrito sucintamente no texto.

1. Introdução

O emprego de arquiteturas multi-processadores em sistemas elétricos de potência vem despertando grande interesse [1,2,3]. O avanço contínuo da velocidade e capacidade dos micro-processadores faz com que a conexão de múltiplos processadores permita o tratamento de grandes quantidades de informação a um custo relativamente baixo. Isto viabilizaria a solução de diversos problemas de planejamento e operação de sistema elétrico, além de poder potencialmente melhorar o desempenho dos algoritmos utilizados atualmente.

Uma classe de problemas onde se pode aplicar o processamento paralelo se caracteriza como "fracamente acoplada", i.é., a troca de informações entre tarefas executadas em paralelo é pequena comparada com a quantidade de processamento realizada independentemente por cada tarefa. Estas aplicações aparecem, por exemplo, em centros de controle da rede elétrica, onde o desempenho do sistema é constantemente analisado para uma série de cenários hipotéticos envolvendo falhas de equipamentos (contingências) [6,7,8]. A solução destes problemas envolve a execução repetitiva de um mesmo conjunto de rotinas (no caso, um fluxo de potência). Isto permite uma adaptação relativamente simples dos procedimentos já existentes a um ambiente multi-processador: cada processador analisaria um cenário independente, i.é., executaria um fluxo de potência. Aplicações deste tipo estão descritas em detalhe nos itens 3 e 4.

Outra classe de problemas pode ser caracterizada como "fortemente acoplada", pois a quantidade de informação trocada entre tarefas é significativa em relação ao processamento local. Um exemplo é a solução do próprio fluxo de potência para um determinado cenário. O algoritmo de solução está centrado na solução de um sistema de equações lineares esparsos ($Ax = b$). Outro exemplo de problema fortemente acoplado é a solução de problemas de estabilidade transitória, que envolve sistemas de equações diferenciais não-lineares além das equações do fluxo de potência. Em contraste com a classe de problemas fracamente acoplados, a adaptação dos algoritmos de solução neste caso exige uma revisão substancial dos métodos existentes de solução, o que significa um esforço considerável na produção de versões "paralelas" destes algoritmos. [4,5]

Recentemente, o Cepel e o CPQD da Telebrás firmaram um convênio visando o desenvolvimento de métodos e ferramentas para a aplicação de processamento paralelo. Numa primeira fase, este desenvolvimento estará baseado no Processador Preferencial (PP), hardware desenvolvido pelo CPQD. Trata-se de uma arquitetura em barramento (paralelo) onde vários micro-processadores iAPX286 e co-processadores numéricos 80287 podem ser conectados. As principais características do PP são descritas no item 2 do artigo. Inicialmente preve-se a utilização de sistemas operacionais usuais disponíveis comercialmente. A estes serão acrescentados os serviços de comunicação e sincronização necessários ao processamento distribuído e que aproveitem a arquitetura do PP. A longo prazo está prevista a introdução de esquemas mais gerais para a utilização de processamento paralelo.

As linhas de pesquisa para o futuro são abordadas no final do artigo.

2. Descrição do Processador Preferencial

O Processador Preferencial (PP) possui uma arquitetura em barramento em torno do qual várias placas especializadas podem ser conectadas. Os principais elementos constituintes do PP são [9]:

a) Barramento Global (BAR) : principal via de acesso entre as placas do processador. Permite a transferência de dados em alta velocidade (10 Mbytes por segundo); o barramento preve o endereçamento de até 16 Mbytes de memória e 64 kbytes de E/S.

b) Unidade Central de Processamento (UCP) : micro-computador baseado no processador iAPX286 e co-processador de ponto flutuante 80287; aceita até 512k bytes de memória RAM local.

c) Unidade de Memória Dinâmica (MEM) : placa de memória com capacidade de 2 Mbytes.

d) Unidade Controladora de Disco (DIS) : placa inteligente que controla unidades de disco flexível, disco Winchester e fita cartucho.

e) Unidade de Rastreamento (RAS) permite armazenar e visualizar dados relativos a 2048 ciclos do barramento, a partir de um gatilho programável.

f) Placa CON : permite a conexão de teclado e monitor—além de placas de extensão—compatíveis IBM-PC e a utilização do PP como um micro-computador.

Todos os elementos ligam-se diretamente ao barramento global e as placas inteligentes (todas com exceção da placa de memória) possuem interfaces seriais que permitem a sua monitoração/controlare ou podem ser usadas como via de comunicação entre elas. Esta arquitetura permite uma grande flexibilidade na programação do PP. Várias outras placas em desenvolvimento pelo CPQd, inclusive uma extensão para processadores de 32 bits, não estão citadas. Para uma descrição completa ver [9].

Podem ser colocadas várias unidades de processamento no mesmo barramento, ou seja, o PP suporta o processamento paralelo. Em um sistema multi-processadores, cada uma das UCP's pode adquirir o controle do barramento sem que seja necessário parar as demais. Por outro lado, isto significa que cada UCP pode tentar um acesso ao barramento sem ter adquirido o controle do mesmo. A arbitragem do barramento para determinar quem vai usá-lo é então necessária. Uma unidade permanece proprietária do barramento até que outra(s) unidade(s) faça(m) um pedido de acesso.

A configuração do hardware que o Cepel vai utilizar em suas aplicações é essencialmente a mostrada na figura 1.

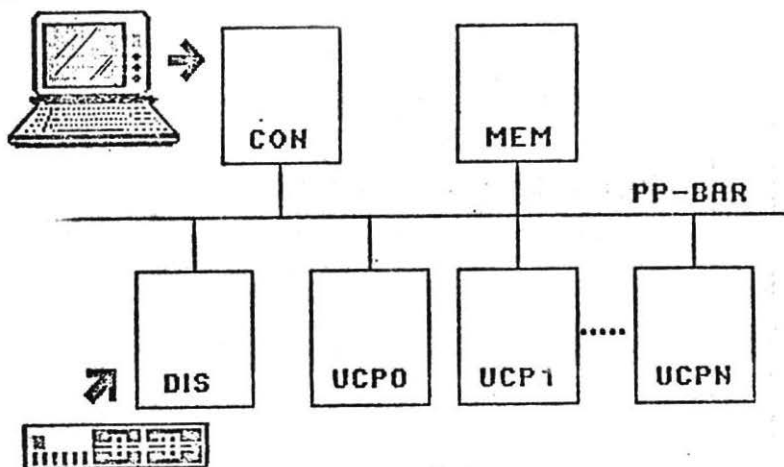


fig 1

O PP pode ser carregado com sistemas operacionais compatíveis com o DOS. Para uma implementação multi-processador de problemas "fracamente acoplados" e portanto de estrutura simples, pode-se carregar um s.o. mono-processador compatível com DOS em cada UCP. A este s.o. seriam acrescentados os serviços necessários de comunicação e sincronização entre UCP's. Neste esquema, só uma UCP teria acesso aos periféricos. Outra linha seria o aproveitamento de softwares básicos multi-tarefas que suportam comunicação em rede e compatíveis com DOS, que começam a surgir no mercado nacional. Além disto o CPQd está desenvolvendo um s.o. próprio que suporta multi-processamento [11].

A arquitetura do PP permite uma grande flexibilidade para implementação de soluções em ambiente multi-processador. Os itens seguintes examinam a avaliação da segurança em sistemas elétricos e a utilização do PP nestas aplicações.

3. Avaliação da Segurança em Sistemas Elétricos

Como mencionado no item 1, a avaliação da segurança do sistema elétrico é baseada na seleção sucessiva de cenários (retirada de linhas e/ou geradores) que são então testados para determinar se o fornecimento de energia é adequado. A seleção de cenários pode, por exemplo, ser baseada na severidade esperada e na probabilidade relativa de perda de componentes, como em [10].

O procedimento global da avaliação da segurança pode ser resumido como segue :

Seja o vetor $x = (x_1, x_2, \dots, x_M)$ representante do estado de cada um dos M componentes no sistema. Um componente do sistema pode ser um gerador, uma linha ou uma carga. O estado do componente corresponde a seu modo de operação : por exemplo, um gerador pode ter dois estados possíveis (ligado/desligado). Dado um estado x do sistema, um teste é aplicado para verificar se uma determinada configuração ou cenário pode causar problemas. Os resultados deste teste podem ser representados por uma função $\phi(x)$. $\phi(x)$ pode ser uma função binária simples da forma :

$$\phi(x) = \begin{cases} 0, & \text{se não há problemas no sistema} \\ 1, & \text{se há problemas no sistema} \end{cases}$$

ou pode conter informações mais detalhadas, como o corte de carga total necessário à eliminação de sobrecargas. A figura 2 ilustra o procedimento.

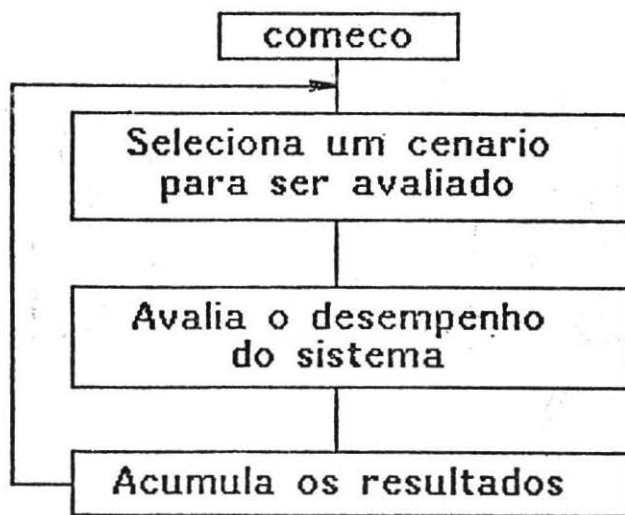


fig 2

Um aspecto evidente da figura 2 é que a análise de cada cenário pode ser feita concorrentemente, i. é., independentemente uns dos outros.

Isto sugere de imediato que a análise de cenários seja distribuída para vários processadores diferentes. Cada um dos processadores calculará $\phi(x)$ para um estado diferente do sistema. A quantidade de informação circulante por unidade de tempo é pequena, o que caracteriza um problema fracamente acoplado.

Este problema poderia ser resolvido por uma arquitetura bastante simples, e.g., processadores ligados em rede. Em particular, a arquitetura em barramento paralelo comum do PP se adapta amplamente a este esquema de solução.

Nesta estrutura prevê-se que um processador (por exemplo, UCP_0 na fig. 1) fará a seleção dos cenários do sistema e acumulará os resultados da análise de cada cenário. A análise dos cenários selecionados será feita pelos demais processadores ($UCP_1 - UCP_n$). Os programas de análise e os dados do sistema elétrico (topologia da rede, parâmetros, etc.) devem ser guardados nas memórias locais de cada placa UCP de maneira a reduzir o tráfego no barramento. Prevê-se também a utilização da unidade de memória compartilhada como buffer de comunicação dos pontos de operação e dos resultados $\phi(z_i)$. As primitivas de sincronização e comunicação necessárias a esta estrutura são de simples implementação.

4. Despacho com Restrições de Segurança

Suponha que a análise de segurança descrita no item anterior revele um ou mais cenários (falhas de equipamentos) para os quais o sistema viola as condições de segurança, i.é., não atende de forma adequada a demanda prevista. Neste caso, é necessário remanejar a operação do sistema, de forma a torná-lo mais seguro, ainda minimizando os custos de operação. O despacho com restrições de segurança é um procedimento destinado a minimizar o custo de operação da rede elétrica de modo que esta mantenha os padrões desejados de segurança em seu funcionamento.

Este procedimento é representado pelo algoritmo abaixo ([7]), e ilustrado na figura 3.

- 1) Determina-se um ponto de operação econômico inicial
- 2) Dado o ponto de operação, faz-se a análise de segurança
- 3) Se o ponto é seguro (nenhum cenário levou a problemas), fim. Caso contrário, vá para (4)
- 4) Remaneja-se o ponto de operação de forma a aumentar a segurança e ainda minimizando seu custo; volta para (2)

Como visto no item anterior, a análise de segurança pode ser executada em paralelo, atribuindo-se a cada processador a análise de um cenário. Naturalmente, estes processadores podem terminar suas tarefas em instantes diferentes. Entretanto, como indicado na figura 3, o remanejamento do ponto de operação pressupõe que todas as informações da análise de segurança estão disponíveis antes que o processo de remanejamento (passo (4) do algoritmo) seja disparado. A espera destas informações pode diminuir a eficiência global do algoritmo. Para agilizar a convergência do problema, estão sendo investigadas estratégias que permitam o remanejamento do ponto de operação com informações parciais provenientes da análise de segurança. A análise deste tipo de estratégia está sendo simulada num VAX11/780 e as conclusões obtidas do estudo serão aplicadas na implementação da versão PP dos algoritmos.

Em resumo, uma abordagem de processamento paralelo parece ser realizável e realista para a análise de segurança e o despacho com restrições de segurança em sistemas de energia. A seguir, são sugeridas as linhas de extensão futura das pesquisas para processamento paralelo em sistemas elétricos.

5. Desenvolvimentos Futuros

Como mostrado nos itens 3 e 4, os problemas "fracamente acoplados" possuem uma garantia de desempenho em ambiente multi-processador. Por outro lado, os problemas "fortemente acoplados" ainda não tiveram suas dificuldades equacionadas e devem ser objeto de estudos aprofundados. Em particular, a resolução de sistemas lineares esparsos constitui uma preocupação central para a simulação de sistemas de energia elétrica.

Para as futuras implementações no PP destes problemas devem-se analisar as alternativas oferecidas pelo hardware de maneira a otimizar o uso destes recursos. Por exemplo, o uso da memória comum, por envolver

acesso ao barramento, pode diminuir a eficiência global da aplicação ou do sistema como um todo. Se este problema ocorrer de fato, deverão ser investigadas outras alternativas hardware (e.g., "interleaving" de memória) que permitam soluções mais eficientes para os diversos tipos de problemas particulares estudados.

A nível de hardware, a utilização do micro-processador iAPX386, prevista pelo CPQD, pode também representar um salto qualitativo importante na abordagem dos problemas paralelos.

Numa linha de pesquisa a longo prazo, pode-se prever o desenvolvimento de sistemas operacionais avançados e linguagens que incorporem facilidades necessárias ao emprego de processamento paralelo em aplicações gerais.

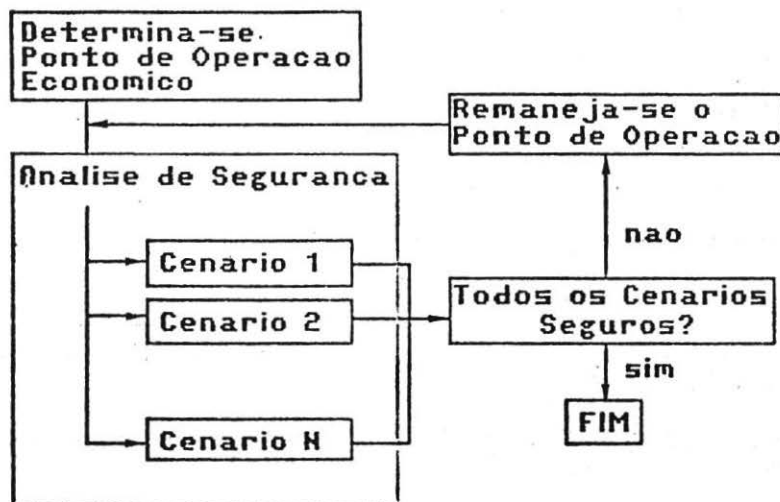


fig 3

6. Bibliografia

- 1- EPRI, Exploring applications of parallel processing to power system analysis problems, Workshop Proceedings, Report EL-566-SR, Outubro 77.
- 2- EPRI, Design of Multiprocessor Structures for Simulation of Power System Dynamics, Report EL-1756, Março 1981.
- 3- EPRI, Proceedings: Parallel Processing for Power System Planning and Operation, rep. EL-3775, Novembro 1984.
- 4- EPRI, Multiple Factoring in the Parallel Solution of Algebraic Equations, Report EL-3893, Março 1985.
- 5- EPRI, Designing Algorithms and Assignments for Distributed Processing, Report EL-3317, Novembro 1983.
- 6- M.V.F.Pereira e L.M.V.G.Pinto, Concurrent Processing and Decomposition Techniques in Power System Planning and Operation.

7- M.V.F.Pereira, A.Monticelli e L.M.V.G.Pinto, Security Constrained Dispatch with Corrective Rescheduling, IFAC Symp on Planning and Operation of Electric Energy Systems, Rio de Janeiro, Julho 1985.

8- M.V.F.Pereira, L.M.V.G.Pinto, S.H.F.Cunha e G.C.Oliveira, A Decomposition Approach to Automated Generation/Transmission Expansion Planning, submetido ao IEEE/PES, Setembro 1984.

9- CPqD , Especificação e características gerais do Processador Preferencial, doc. PPEEA.001./CA-01-AB, 1986.

10- EPRI, Transmission System Reliability Methods, report EL-2526, Julho 1982.

11- CPqD , Sistema Operacional PP-SO/P, ref. PPS01.DOC, 1986.